



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۷۰

درس: الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۱۵۲۰۲

استفاده از ماشین حساب مهندسی مجاز است

۱- کدام عبارت در مورد اتصال P-N صحیح می باشد؟

۰۱. با افزایش ولتاژ بایاس مستقیم عرض ناحیه تهی کاهش و با افزایش ولتاژ بایاس معکوس این عرض افزایش می یابد.
۰۲. با افزایش ولتاژ بایاس مستقیم عرض ناحیه تهی افزایش و با افزایش ولتاژ بایاس معکوس این عرض کاهش می یابد.
۰۳. با کاهش ولتاژ بایاس مستقیم عرض ناحیه تهی کاهش و با کاهش ولتاژ بایاس معکوس این عرض افزایش می یابد.
۰۴. بسته به موقعیت پیوند P-N در مدار ممکن است هر کدام از موارد بالا صحیح باشد.

۲- ظرفیت خروجی یک گیت با مشخصات روبرو چیست؟

$$\begin{cases} I_{out}(Low) = 27.15mA \\ I_{out}(High) = 35.7mA \\ I_{out}(Low) = 1.215mA \\ I_{out}(High) = 49.45mA \end{cases}$$

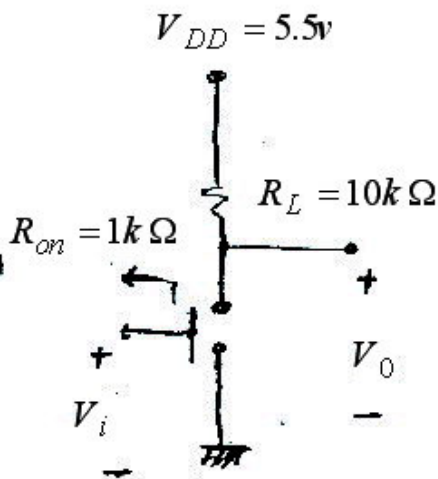
۵۶ .۴

۳۳۴ .۳

۲۲ .۲

۷۲۱ .۱

۳- در مدار معکوس کننده شکل روبرو مقدار V_{OH} و V_{OL} به ترتیب به کدام گزینه نزدیکتر است؟



۰,۵ .۴

۰,۵,۵ .۳

۰,۵,۵,۵ .۲

۰,۵,۵ .۱



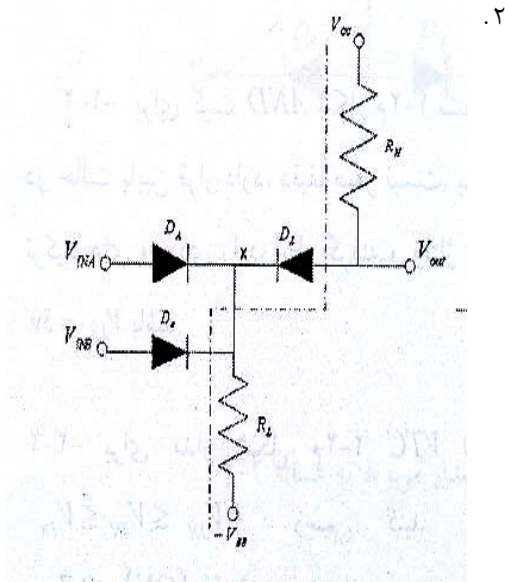
تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۷۰

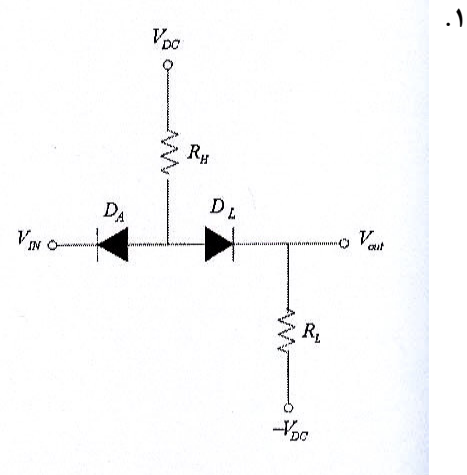
درس: الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۱۵۲۰۲

۴- کدام یک از مدارات زیر گیت AND دیودی می باشد.

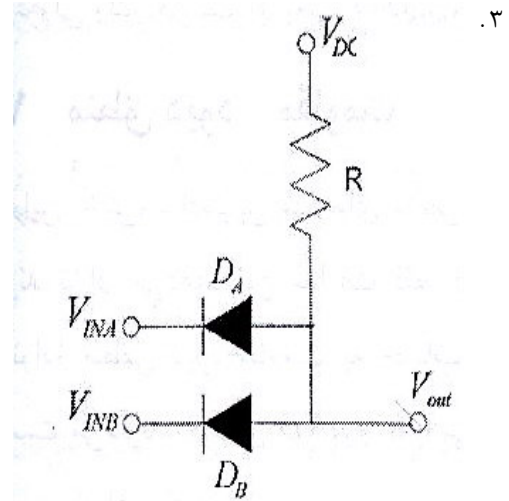


۲.



۱.

۴. هیچکدام



۳.

۵- در مدارهای گیت AND با سطح انتقال یافته و گیت OR با سطح انتقال یافته وظیفه دیود انتقال دهنده سطح چیست؟

۱. V_{OL} در گیت AND و V_{OH} در گیت OR را به مقدارهای ایده آل خود نزدیک کند.

۲. V_{OH} در گیت AND و V_{OL} در گیت OR را به مقدارهای ایده آل خود نزدیک کند.

۳. V_{OH} در گیت AND و V_{OH} در گیت OR را به مقدارهای ایده آل خود نزدیک کند.

۴. V_{OL} در گیت AND و V_{OL} در گیت OR را به مقدارهای ایده آل خود نزدیک کند



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۷۰

درس: الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۱۵۲۰۲

۶- کدام گزینه عبارت زیر را به طور صحیح کامل می کند؟

یجاد کانال به عهده و کنترل عبور جریان به عهده..... است.

۱. سورس - سورس ۲. سورس - درین ۳. درین - گیت ۴. گیت - گیت

۷- کدام گزینه در مورد ترانزیستور NMOS صحیح می باشد؟

۱. در ناحیه خطی $V_{DS} \geq V_{GS} - V_t$ ۲. در ناحیه اشباع $V_{DS} < V_{GS} - V_t$
 ۳. برای وصل بودن ترانزیستور $V_{GS} < V_t$ ۴. هیچکدام

۸- کدام گزینه تفاوت بارز MOSFET افزایشی و تخلیه ای محسوب می شود؟

۱. در تخلیه ای از ابتدا کانال تعبیه شده میباشد اما در افزایشی باید کانال را القا نمود.
 ۲. در افزایشی کانال تعبیه شده میباشد اما در تخلیه ای باید کانال را القا نمود.
 ۳. منظور از علامت V_t مشخصه های $I_D - V_{DS}$ در دو نوع، متفاوت است.
 ۴. رابطه جریان درین، در دو نوع متفاوت است.



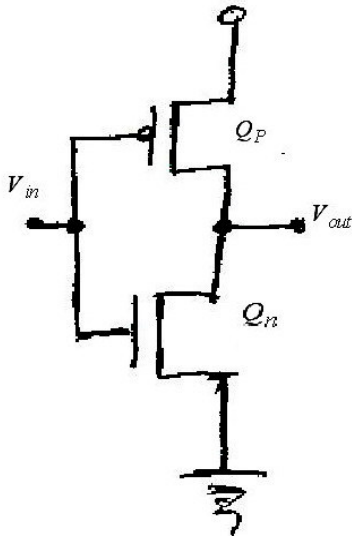
تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۷۰

درس: الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۱۵۲۰۲

۹- در معکوس کننده CMOS روبرو وضعیت ترانزیستورها Q_p و Q_n را برای حالت V_{OH} به ترتیب کدام است؟



۱. اشباع: Q_n اشباع: Q_p
 ۲. خطی: Q_n خطی: Q_p
 ۳. قطع: Q_n قطع: Q_p
 ۴. خطی: Q_n قطع: Q_p

۱۰- کدام گزینه صحیح نمی باشد؟

۱. مدارهای NMOS دارای بار افزایشی و مدارهای NMOS دارای بار کاهشی هر دو مشکل اثر بدنه را دارند.
۲. اثر بدنه در مدارهای NMOS دارای بار کاهشی شدیدتر است.
۳. اثر بدنه در مدارهای NMOS دارای بار افزایشی شدیدتر است.
۴. در معکوس کننده CMOS اثر بدنه وجود ندارد.

۱۱- کدام گزینه در مورد مدارهای پویا عبارت زیر را به طور صحیح کامل می کند؟

خروجی فقط برای مدت زمان محدودی پایدار می ماند و اشکال زدائی مدارهای پویا انجام می گردد.

۱. بالا- به سختی ۲. بالا - به راحتی ۳. پایین - به سختی ۴. پایین - به راحتی



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

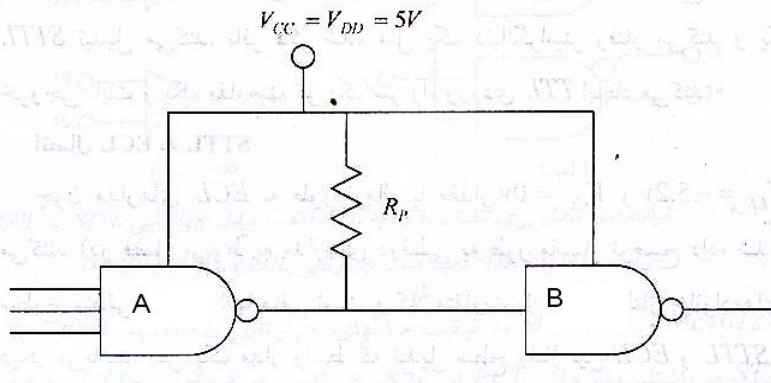
زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۷۰

درس: الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۱۵۲۰۲

۱۲- کدام گزینه عبارت زیر را به طور صحیح کامل می کند؟

ز مدار واسط شکل زیر به منظور اتصال گیت به استفاده می شود .



۲. STTL - ECL

۱. ECL - STTL

۴. TTL - ECL

۳. CMOS - STTL

۱۳- کدام گزینه از مزایای تکنولوژی BiCMOS نمی باشد؟

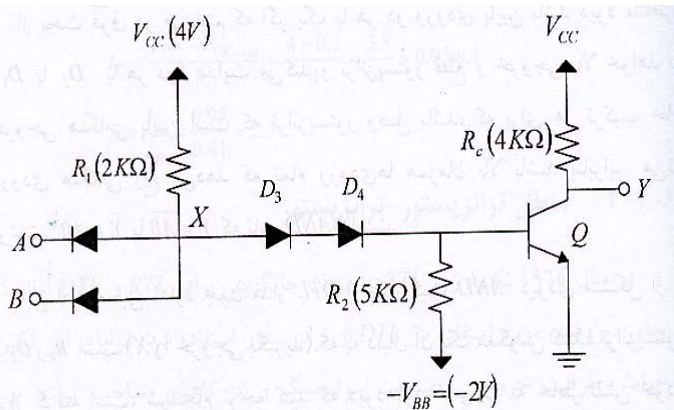
۲. بهبود سرعت نسبت به CMOS

۱. مصرف توان کمتر نسبت به دو قطبیها

۴. هزینه و زمان ساخت کم

۳. جریانهی بیشتر نسبت به CMOS

۱۴- مدار شکل روبرو معرف چه گیتی میباشد و اگر ورودی A و B هر دو high باشند خروجی چیست؟



۴. Low , NOR

۳. high , OR

۲. Low , NAND

۱. high , AND



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

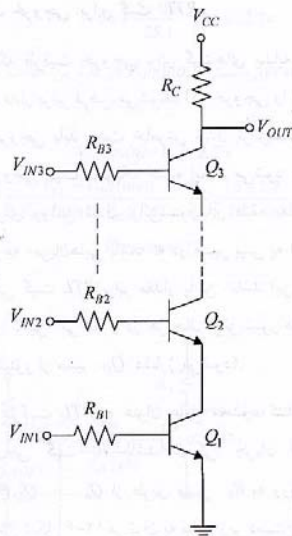
زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۷۰

درس: الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) چندبخشی ۱۱۱۵۲۰۲

۱۵- در مدار روبرو که یک گیت NAND با منطق RTL است حداکثر تعداد ورودیهای مجاز گیت را تعیین کنید:

$$V_{BE}(FA) = 0.7 \text{ v} \text{ و } V_{CE}(SAT) = 1.7 \text{ v}$$



۰۲. نمیتواند بیشتر از 5 ورودی باشد.

۰۱. میتواند بیشتر از 5 ورودی باشد.

۰۴. نمیتواند بیشتر از 4 ورودی باشد.

۰۳. میتواند بیشتر از 4 ورودی باشد.

۱۶- کدام گزینه جمله زیر را به طور صحیح کامل می کند؟

چ ها حساس به و فلیپ فلاپها حساس به هستند و را می توان به هم صورت پویا و هم به صورت ایستا پیاده سازی نمود.

۰۲. سطح - لبه - هر دو

۰۱. لبه - سطح - هر دو

۰۴. لبه - سطح - فقط لچ ها

۰۳. لبه - سطح - فقط فلیپ فلاپ ها

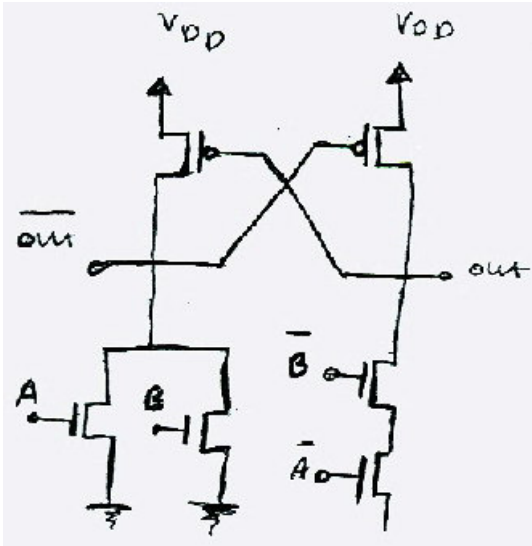
تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۷۰

درس: الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) چندبخشی ۱۱۱۵۲۰۲

۱۷- مدار روبرو چه گیتی می باشد و با چه منطقی پیاده سازی شده است؟



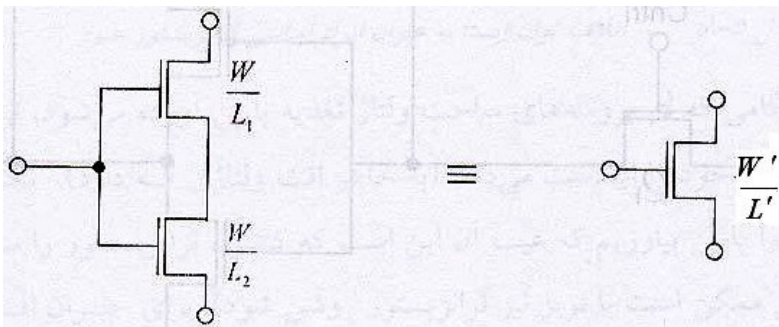
۰۲. OR با منطق $np - CMOS$

۰۱. AND با منطق $np - CMOS$

۰۴. OR با منطق تفاضلی

۰۳. AND با منطق تفاضلی

۱۸- مشخصه ترانزیستور معادل، ترانزیستورهای عبور روبرو کدام است؟



۰۴. $\frac{w'}{L'} = \frac{w^2}{L^2}$

۰۳. $\frac{w'}{L'} = \frac{w}{L}$

۰۲. $\frac{W'}{L'} = \frac{W}{2L}$

۰۱. $\frac{w'}{L'} = \frac{2w}{L}$



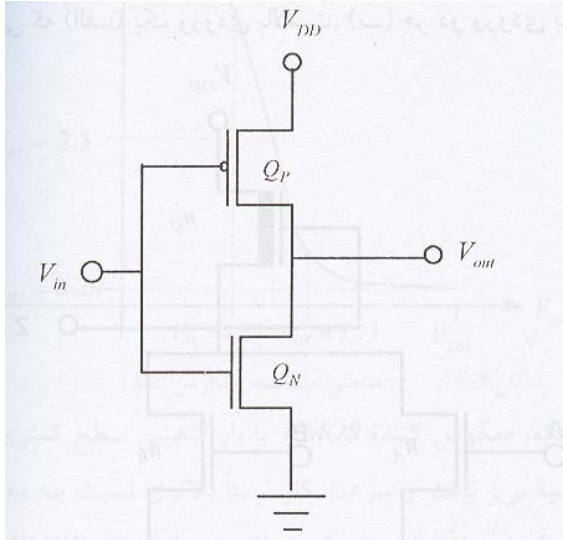
زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۷۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

درس: الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) چندبخشی ۱۱۱۵۲۰۲

۱۹- در مدار معکوس کننده CMOS روبرو ماکزیمم ولتاژ خروجی (V_{OH}) کدام گزینه است؟



$$V_{tn} = 1v$$

$$V_{tp} = -1v$$

$$K'_n = 2.5 \quad K'_p = 20 \frac{\mu A}{V^2}$$

$$\frac{W_p}{L_p} = \frac{25 \mu m}{10 \mu m}, \quad \frac{W_n}{L_n} = \frac{10 \mu m}{10 \mu m}$$

$$V_{DD} = 5v$$

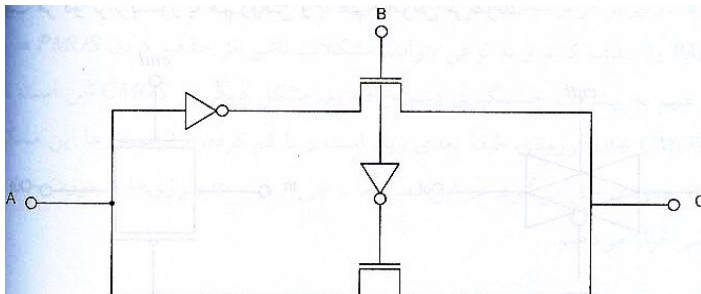
۸ .۴

۵ .۳

۳ .۲

۲ .۱

۲۰- خروجی مدار زیر کدام است؟



$$C = A\bar{B} + AB \quad .۲$$

$$C = A\bar{B} + \bar{A}B \quad .۱$$

$$C = (\bar{A}\bar{B}).(AB) \quad .۴$$

$$C = (A\bar{B}).(\bar{A}B) \quad .۳$$



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۷۰

درس: الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) چندبخشی ۱۱۱۵۲۰۲

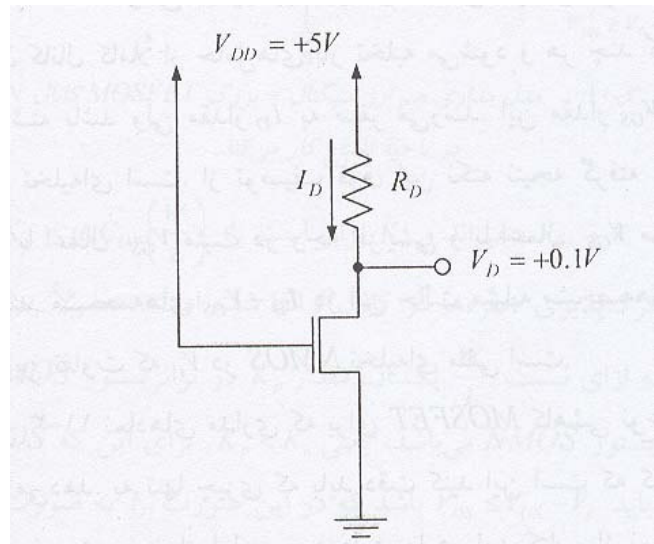
۲۱- کدام گزینه صحیح نمی باشد؟

۱. زمان نزول مدت لازم برای رسیدن ورودی از ۹۰٪ به ۱۰٪ مقدار نهایی خود می باشد.
۲. زمان صعود مدت لازم برای رسیدن خروجی از ۱۰٪ به ۹۰٪ مقدار نهایی خود می باشد.
۳. t_{THL} مدت زمان لازم برای رسیدن خروجی از ۹۰٪ به ۱۰٪ مقدار نهایی خود می باشد.
۴. زمان نزول وابسته به عناصر مدار است

۲۲- کدام گزینه در مقایسه ترانزیستورهای PMOS و NMOS صحیح نمی باشد؟

۱. هر دو کاملاً متقارن می باشند.
۲. ترانزیستورهای PMOS از NMOS سریعتر عمل می کنند.
۳. جریان گیت در آنها تقریباً صفر می باشد.
۴. ولتاژ گیت برای ایجاد کانال در NMOS مثبت و در PMOS منفی می باشد.

۲۳- در مدار روبرو ولتاژ درین 0.1 ولت است، جریان درین و مقاومت بین درین و سورس در نقطه کار به ترتیب چقدر است؟



$$k_n = 0.5 \text{ mA/V}^2, V_t = 1\text{V}$$

۰.۲ 0.198 و 505 Ω

۰.۱ 0.395 mA و 235 Ω

۰.۴ 0.198 و 235 Ω

۰.۳ 0.395 و 505 Ω



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۷۰

درس: الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) چندبخشی ۱۱۱۵۲۰۲

۲۴- کدام گزینه در مورد اثر دما بر کارکرد ترانزیستورهای MOSFET صحیح نمی باشد؟

۱. V_t و K هر دو به دما حساس می باشند.
۲. افزایش دما باعث کاهش V_t می شود.
۳. افزایش دما باعث کاهش K می شود.
۴. اثر کلی افزایش دما افزایش جریان درین می باشد.

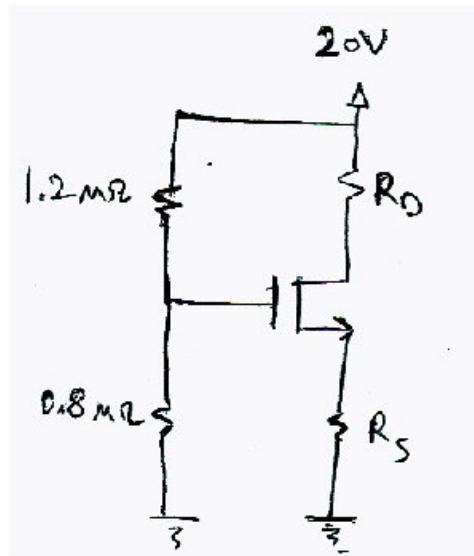
۲۵- کدام گزینه در مورد وجوه کاری ترانزیستور دو قطبی (BJT) صحیح نمی باشد؟

۱. در حالت اشباع دیود بیس امیتر در بایاس مستقیم و دیود بیس کلکتور بایاس مستقیم می باشد.
۲. در حالت قطع دیود بیس امیتر در بایاس معکوس و دیود بیس کلکتور بایاس معکوس می باشد.
۳. در حالت فعال دیود بیس امیتر در بایاس معکوس و دیود بیس کلکتور بایاس مستقیم می باشد.
۴. در حالت فعال معکوس دیود بیس امیتر در بایاس معکوس و دیود بیس کلکتور در بایاس مستقیم می باشد.

سوالات تشریحی

۰.۸۸ نمره

۱- در مدار شکل مقابل مقادیر مقاومتهای R_S و R_D را به گونه ای تعیین کنید که در ناحیه فعال جریان درین $1mA$ گردد. از اثر مدل سازی طول کانال صرف نظر کنید. (۱ نمره)



$$K_n = 0.5 \frac{mA}{V^2} \quad \text{و} \quad V_t = 2V$$

۱.۷۵ نمره

۲- تابع $Z = \left[(A + B).C + E.(F + G) \right]$ را با کمترین تعداد ترانزیستور با منطق (CMOS)

پیاده سازی کنید.



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

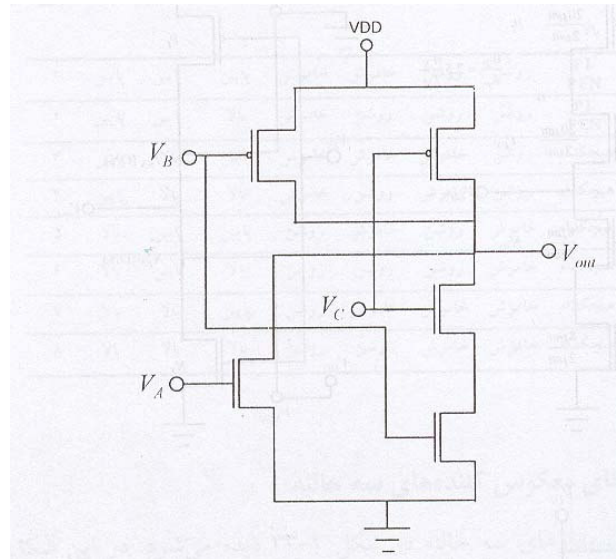
زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۷۰

درس: الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) چندبخشی ۱۱۱۵۲۰۲

نمره ۱.۷۵

۳- در مدار CMOS روبرو تمام حالات خروجی (بالا، پایین، Z و X) را با بررسی وضعیت ترانزیستورها، نسبت به حالات ورودی تعیین کنید.



نمره ۰.۸۸

۴- یک مالتی پلکسر ۸ به ۱ را با استفاده از ترانزیستور عبور طراحی نموده و نحوه عملکرد آن را توضیح دهید.

نمره ۱.۷۴

۵- برای مدار DTL شکل روبرو فرض کنید $B(Q_2) = B(Q_3) = 50$

الف) در حالت $V_I = 0.2V$ جریان ورودی را بیابید.

ب) اگر $V_I = 5V$ باشد جریان بیسی Q_3 را پیدا کنید.

