

نام درس: معماری کامپیوتر
رشته تحصیلی / کد درس: نرم افزار - جبرانی ارشد (۱۱۱۵۰۸۲) - مهندسی مدیریت اجرایی - ۱۱۱۵۱۹۱
تعداد سوالات: تستی: ۲۵ تشریحی: ۸
زمان آزمون (دقیقه): تستی: ۷۵ تشریحی: ۷۵

مجاز است.

استفاده از: --

کد سری سؤال: یک (۱)

پیامبر اعظم (ص): آنکه در جست و جوی دانش بیرون رود، در راه خداست تا آنگاه که باز گردد.

۱. قطعه کد زیر را در نظر بگیرید، تابع کنترلی برای کنترل خط Load ثبات R_3 کدام است؟

الف. $Load_{R_3} = P$

ب. $Load_{R_3} = P'$

If ($P = 1$) then $R_3 \leftarrow R_1$

Else $R_3 \leftarrow R_2$

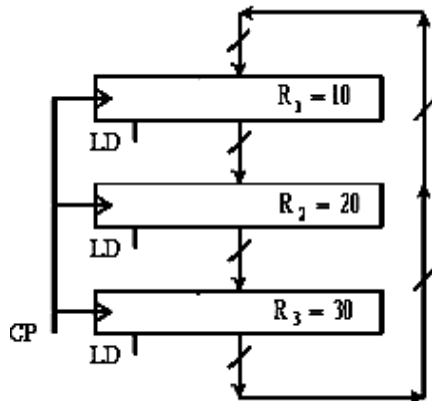
د. $Load_{R_3} = 0$

ج. $Load_{R_3} = 1$

۲. شکل سخت افزاری زیر را در نظر بگیرید، اگر بخواهیم

$R_1 \leftarrow R_3, R_2 \leftarrow R_1, R_3 \leftarrow R_2$ بگونه‌ای صورت گیرد که تنها مقادیر ثبات‌ها به یکدیگر انتقال یابد (نمی‌خواهیم مقادیر هر

سه ثبات برابر شوند)، به حداقل چند پالس ساعت برای انجام این عمل نیاز است؟



الف. یک پالس ساعت

ب. دو پالس ساعت

ج. سه پالس ساعت

د. چهار پالس ساعت

۳. می‌دانیم در یک سیستم BUS، دو مکانیزم انتخاب وجود دارد، یکی مکانیزم انتخاب مبداء که عنصر مبداء را انتخاب می‌کند و بر روی BUS قرار می‌دهد و یکی مکانیزم انتخاب مقصد، که اطلاعات انتخابی قرار گرفته بر روی BUS را یکی از ثبات‌های مقصد Load می‌کند. در یک کامپیوتر با ۳۲ تا ثبات ۱۶ بیتی برای یک گذرگاه (BUS) برای ساخت مکانیزم انتخاب مقصد به چند بسته سخت‌افزاری و با چه ظرفیتی نیاز است؟

الف. به ۱۶ تا MUX (مالتی پلکسر) با ۳۲ ورودی

ب. به ۳۲ تا MUX با ۱۶ ورودی

ج. به یک DEC (دیکدر) با ظرفیت ۵ به ۳۲

د. به ۱۶ DEC با ظرفیت ۵ به ۳۲

*توجه: برای پاسخگویی به سوالات ۴ تا ۶ شکل شماره یک (انتهای سوالات) (کامپیوترپایه به همراه گذرگاه مشترک) را در نظر بگیرید.

۴. کدامیک از جملات زیر تعداد پالس ساعت بیشتری نیاز دارد؟

ب. $AC = AC + M[AR]$

الف. $M[AR] = AR + M[AR]$

د. $DR = M[AR]$

ج. $M[AR] = AC + DR$

نام درس: معماری کامپیوتر

تعداد سوالات: تستی: ۲۵ تشریحی: ۸

رشته تحصیلی / کد درس: نرم افزار - جبرانی ارشد (۱۱۱۵۰۸۲) - مهندسی مدیریت اجرایی - ۱۱۱۵۱۹۱
زمان آزمون (دقیقه): تستی: ۷۵ تشریحی: ۷۵

کد سری سؤال: یک (۱)

استفاده از: --

مجاز است.

۵. با فرض آنکه دستور ISZ به خانه‌ای از حافظه یک واحد اضافه کرده و سپس اگر خانه مربوطه صفر باشد دستور بعدی نباید اجرا شود و اصطلاحاً یک Skip رخ دهد، برای اجرای ISZ با شمارش فازه‌های Fetch و Decode، به چند پالس ساعت نیاز است؟

الف. پنج پالس ساعت

ب. شش پالس ساعت

ج. هفت پالس ساعت

د. هشت پالس ساعت

۶. در دستورات کامپیوتر طراحی شده براساس شکل شماره یک، اگر روش آدرس‌دهی غیرمستقیم نباشد و فقط مستقیم باشد، برای دستورات ثباتی و دستورات مراجعه به حافظه، به ترتیب چه تعداد پالس ساعت صرفه‌جویی خواهد شد؟

الف. برای دستورات ثباتی، یک پالس ساعت و برای دستورات مراجعه به حافظه، دو پالس ساعت.

ب. برای دستورات ثباتی، دو پالس ساعت و برای دستورات مراجعه به حافظه، یک پالس ساعت.

ج. برای دستورات ثباتی، صفر پالس ساعت و برای دستورات مراجعه به حافظه، یک پالس ساعت.

د. برای دستورات ثباتی، یک پالس ساعت و برای دستورات مراجعه به حافظه، یک پالس ساعت.

۷. قطعه برنامه زیر چه عبارتی را محاسبه می‌کند؟ (آدرس‌دهی‌ها مستقیم فرض شوند و برنامه از خانه 010 شروع شده است)

010 LDA A

الف. $AC = A \text{ and } B$

011 CMA

ب. $AC = A' \text{ and } B'$

012 STA T

ج. $AC = A \text{ or } B$

013 LDA B

د. $AC = A' \text{ or } B'$

014 CMA

015 AND T

016 CMA

*توجه: برای جواب دادن به سوالات ۸ و ۹ از شکل شماره ۲، استفاده کنید.

۸. در یک کامپیوتر پایه با کنترل براساس مدل ریزبرنامه‌نویسی، یک حافظه اصلی با ظرفیت 2048×16 و حافظه کنترلی 512×32 تعبیه شده است، تعداد بیت‌های CAR و SBR بترتیب کدامند؟ (گزینه‌ها را از چپ به راست بخوانید)

الف. ۱۶ و ۱۱

ب. ۱۶ و ۳۲

ج. ۱۱ و ۱۱

د. ۹ و ۹

۹. عملکرد ریزبرنامه (Microporogram) زیر کدام است؟

الف. DECAC یعنی $AC = AC - 1$

ب. INCAC یعنی $AC = AC + 1$

ج. SET1AC یعنی $AC = 1$

د. SUBDR یعنی $AC = AC - DR$

ORG 40

AC ← DR, DR ← AC U JMP NEXT

CLRAC U JMP NEXT

INCAC U JMP NEXT

AC ← DR, DR ← AC U JMP NEXT

ADD U JMP FECTH

نام درس: معماری کامپیوتر
رشته تحصیلی / کد درس: نرم افزار - جبرانی ارشد (۱۱۱۵۰۸۲) - مهندسی مدیریت اجرایی - ۱۱۱۵۱۹۱
تعداد سوالات: تستی: ۲۵ تشریحی: ۸
زمان آزمون (دقیقه): تستی: ۷۵ تشریحی: ۷۵

مجاز است.

استفاده از: --

کد سری سؤال: یک (۱)

۱۰. کدام تقسیم بندی زیر، یک میدان ۹ بیتی ریز عمل را در ریز دستورالعمل برای اجرای ۴۶ ریز عمل (با کمترین تعداد NOP) فراهم می کند؟

الف. سه میدان، F_1 با ۳ بیت، F_2 با ۳ بیت و F_3 با ۳ بیت

ب. سه میدان، F_1 با ۴ بیت، F_2 با ۳ بیت و F_3 با ۲ بیت

ج. دو میدان، F_1 با ۵ بیت و F_2 با ۴ بیت

د. یک میدان، F_1 با ۹ بیت

۱۱. اگر برای یک جمله محاسباتی انتساب $X=exp$ ، عبارت میانوندی exp دارای m تا عملوند و n تا عملگر باشد، برای محاسبه و انتساب $X=exp$ در یک کامپیوتر پایه RISC، حداکثر به چه تعداد دستور نیاز است؟

ب. $m+n+1$

الف. $m+n$

د. به فرم عبارت exp بستگی دارد.

ج. $m*n$

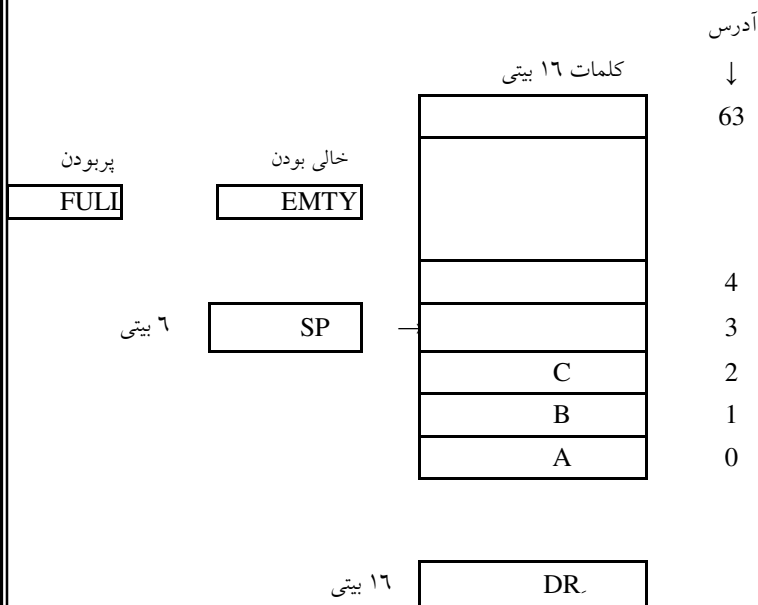
۱۲. یک پشته ۶۴ خانه ای با مقدار اولیه $SP=0$ (اشاره گر بالای پشته)، پس از سه عمل $PUSH(A, B, C)$ ظاهر زیر را دارد و SP برابر 3 می باشد. اگر بعد از n عملیات $PUSH$ و m عملیات pop مقدار SP صفر باشد آنگاه کدام گزینه صحیح است؟

الف. پشته خالی است.

ب. پشته پر است.

ج. پشته می تواند خالی و یا پر باشد.

د. هیچگاه مقدار SP برابر صفر نمی شود.



تعداد سوالات: تستی: ۲۵ تشریحی: ۸

نام درس: معماری کامپیوتر

زمان آزمون (دقیقه): تستی: ۷۵ تشریحی: ۷۵

جبرانی ارشد (۱۱۱۵۰۸۲) - مهندسی مدیریت اجرایی - ۱۱۱۵۱۹۱

مجاز است.

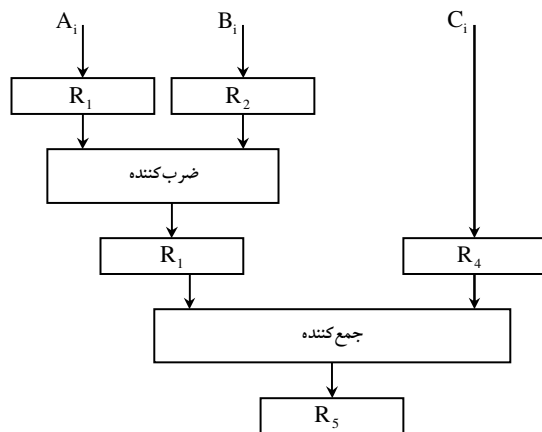
استفاده از: --

کُد سری سؤال: یک (۱)

۱۳. دو عدد علامت‌دار A و B که بشکل مکمل ۲ هستند را با یکدیگر براساس رابطه $A-B$ ، مقایسه می‌کنیم و بیت‌های وضعیت S (علامت)، Z (صفر)، C (رقم نقلی) و V (سر ریز) بدست می‌آیند. برای آنکه $A < B$ باشد بایستی؟

الف. $C=1$ ب. $(Z \oplus C) = 1$ ج. $(S \oplus V) = 0$ د. $(S \oplus V) = 1$

۱۴. برای محاسبه $A_i * B_i + C_i$ به ازای مقادیر $i = 1, 2, 3, \dots, 100$ ، با استفاده از خط لوله سه قطعه‌ای زیر، چند پالس ساعت نیاز است؟



الف. 300 پالس ساعت

ب. 100 پالس ساعت

ج. 103 پالس ساعت

د. 102 پالس ساعت

۱۵. اگر در یک خط لوله دستور با چهار قطعه زیر، برای رفع مشکلات دستور انشعاب، از مکانیزم سخت افزاری خالی کردن خط لوله استفاده گردد. برای اجرای برنامه‌ای با ۲۳ دستور کلی که ۲ دستور آن انشعاب است در بدترین حالت به چند پالس ساعت نیاز است؟

نام قطعه	مفهوم عملکرد قطعه
:FI	برداشت دستورالعمل
:DA	دیكد دستورالعمل و محاسبه آدرس موثر
:FO	برداشت عملوند
:EX	اجرای دستور

الف. 26 پالس ساعت

ب. 29 پالس ساعت

ج. 32 پالس ساعت

د. 35 پالس ساعت

نام درس: معماری کامپیوتر

تعداد سوالات: تستی: ۲۵ تشریحی: ۸

رشته تحصیلی / کد درس: نرم افزار - جبرانی ارشد (۱۱۱۵۰۸۲) - مهندسی مدیریت اجرایی - ۱۱۱۵۱۹۱ زمان آزمون (دقیقه): تستی: ۷۵ تشریحی: ۷۵

کد سری سؤال: یک (۱)

استفاده از: --

مجاز است.

۱۶. برای جمع و تفریق اعداد ممیز شناور علامت دار $X = A \times 2^a$ و $Y = B \times 2^b$ ، $(X$ و Y ماننسیس، و a و b نما هستند) با بیت های علامت به ترتیب A_s و B_s ، در بدنه حلقه الگوریتم $(A_s \oplus B_s) = 1$ آنگاه...
الف. برای $X+Y$ و $X-Y$ ، $EA = A + B$ انجام می شود.
ب. برای $X+Y$ و $X-Y$ ، $EA = A + B' + 1$ انجام می شود.
ج. برای $X+Y$ ، $EA = A + B$ و برای $X-Y$ ، $EA = A + B' + 1$ انجام می شود.
د. برای $X+Y$ ، $EA = A + B' + 1$ و برای $X-Y$ ، $EA = A + B$ انجام می شود.

۱۷. در تقسیم اعداد ممیز شناور نرمالیزه شده اگر هم ردیف کردن مقسوم قبل از تقسیم انجام شده باشد آنگاه...
الف. بعد از تقسیم ماننسیس ها، نیاز به نرمالیزه کردن خارج قسمت نمی باشد.
ب. حداقل یک بار دیگر بعد از تقسیم ماننسیس ها، نیاز به نرمالیزه کردن خارج قسمت است.
ج. حداقل دو بار دیگر بعد از تقسیم ماننسیس ها، نیاز به نرمالیزه کردن خارج قسمت است.
د. حداقل سه بار دیگر بعد از تقسیم ماننسیس ها، نیاز به نرمالیزه کردن خارج قسمت است.
۱۸. برای جمع داده های BCD با k رقم دهدهی، به روش "رقم - سری، بیت - موازی" به چند جمع کننده BCD نیاز است؟
الف. $k+1$ ب. k ج. 1 د. $k-1$

۱۹. روش I/O برنامه نویسی شده در کدام سیستم زیر مناسب است؟

سیستم ۱: سیستم های مختص نظارت مداوم بربیک وسیله سیستم ۲: کامپیوترهای کوچک با سرعت کم
سیستم ۳: کامپیوترهای کوچک با سرعت زیاد سیستم ۴: سیستم های بدون ناظر بر وسیله
الف. تنها سیستم ۱ ب. تنها سیستم ۱ و سیستم ۲
ج. تنها سیستم ۳ د. تنها سیستم ۳ و سیستم ۴

۲۰. کدامیک از شیوه های انتقال زیر برای دستگاه های سریع که بوسیله DMA، عملیات انتقال خود را انجام می دهند ضروری است؟

الف. سرقت سیکل (Cycle Stealing) ب. انتقال یکباره (Burst Transfer)
ج. انتقال پشته (Stack Transfer) د. انتقال صف (Queue Transfer)

۲۱. می دانیم جهت انتقال اطلاعات از حافظه اصلی به حافظه کش به الگوریتمی تحت عنوان نگاشت نیاز است، کدام یک از الگوریتم های نگاشت زیر نسبت برد را افزایش می دهد؟

الف. نگاشت مستقیم ب. نگاشت تداعیگر
ج. نگاشت تداعیگر - مجموعه ای د. نگاشت پشته ای

نام درس: معماری کامپیوتر
رشته تحصیلی / کد درس: نرم افزار - جبرانی ارشد (۱۱۱۵۰۸۲) - مهندسی مدیریت اجرایی - ۱۱۱۵۱۹۱
تعداد سوالات: تستی: ۲۵ تشریحی: ۸
زمان آزمون (دقیقه): تستی: ۷۵ تشریحی: ۷۵

مجاز است.

استفاده از: --

کد سری سؤال: یک (۱)

۲۲. زمان دسترسی دستیابی یک حافظه کش 100ns و حافظه اصلی 1000ns است. پیش بینی می شود نسبت برد برای دستیابی های خواندن از حافظه کش برابر 0.9 است. متوسط زمان دستیابی برای یک تقاضای خواندن چند است؟

الف. 200ns ب. 100ns ج. 190ns د. 210ns

۲۳. اطلاعات با سرعت m بایت در ثانیه در یک بافر FIFO وارد می شود و با سرعت n بایت در ثانیه خارج می شود، حداکثر ظرفیت بافر k بایت است. در چه مدتی بافر خالی پر می شود اگر $m > n$ باشد؟

الف. $\frac{k}{m-n}$ ب. $\frac{mn}{m-n}$ ج. $\frac{k}{n-m}$ د. $\frac{kmn}{m-n}$

۲۴. برای داشتن حافظه 2048 بایتی، از تعدادی مدار مجتمع حافظه RAM با ظرفیت (bit) 128×8 استفاده می شود چه تعداد خط آدرس برای تمامی مدارهای مجتمع RAM، مشترک خواهد بود؟

الف. 11 ب. 12 ج. 7 د. 4

۲۵. اگر در زمان قرارگرفتن یک کلمه در حافظه کش، عملیات بهنگام سازی چندین بار رخ دهد، کدامیک از روش های زیر برای نوشتن در حافظه کش، مناسب است؟

الف. رویه کامل نویسی (Write-Through) ب. روش پس نویسی (Write-Back)
ج. روش پیش نویسی (Write-Front) د. روش ترمیم خطا (Error Recovery)

سوالات تشریحی

از هشت سوال زیر تنها به شش سوال انتخابی پاسخ دهید.
هر سوال یک نمره دارد و شش سوال تشریحی شش نمره خواهد داشت.
از جواب دادن به بیش از شش سوال پرهیز کنید زیرا در این صورت تنها شش پاسخ اول تصحیح خواهد

۱. با توجه به شکل کامپیوتر پایه که در پیوست آمده است برای دستور زیر دنباله ای از ریز عمل ها را بنویسید؟

if (M[EA]=AC) then PC ← PC+1 (دستور SEQ)

۲. با استفاده از جدول دستورات کامپیوتر پایه، برنامه ای برای ضرب دو عدد مثبت بنویسید؟

نام درس: معماری کامپیوتر

تعداد سوالات: تستی: ۲۵ تشریحی: ۸

رشته تحصیلی/ کد درس: نرم افزار- جبرانی ارشد(۱۱۱۵۰۸۲)- مهندسی مدیریت اجرایی- ۱۱۱۵۱۹۱
زمان آزمون (دقیقه): تستی: ۷۵ تشریحی: ۷۵

کد سری سؤال: یک (۱)

استفاده از: --

مجاز است.

۳. مراحل عملیات ضرب ماتریسی را با استفاده از پردازش برداری برای دو ماتریس $n \times n$ بوسیله یک خط لوله محاسباتی ضرب چهار قطعه‌ای و جمع چهار قطعه‌ای بطور کامل شرح داده و تعداد پالس ساعت مورد نیاز را برای $n=64$ محاسبه کنید؟

۴. پردازنده ورودی و خروجی IOP را ابتدا شرح داده و سپس شکل نحوه ارتباط IOP با CPU را به همراه پیام‌های رد و بدل شده بین آنها بطور کامل شرح دهید

۵. نگاشت تداعیگر مجموعه‌ای را برای حالت دو مجموعه‌ای به همراه یک مثال شرح دهید؟

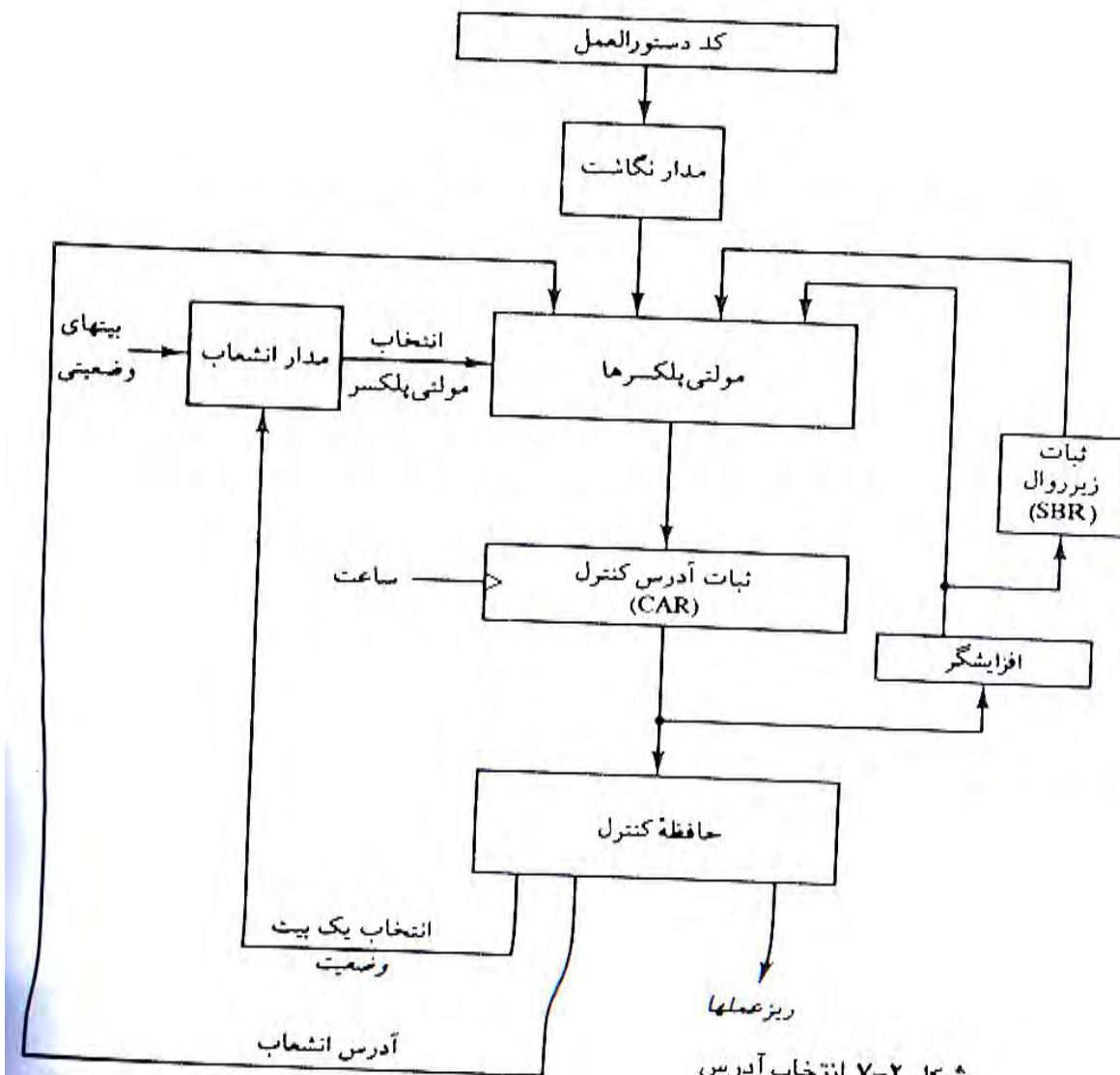
۶. الگوریتم مربوط به جمع و تفریق دو عدد BCD را ضمن رسم دقیق شکل، شرح دهید؟

۷. باتوجه به دیاگرام سخت افزاری توالی‌گر پیوست شده، فرض کنید چهار ورودی I_0 ، I_1 و I_2 به همراه T و سه خروجی S_0 ، S_1 و L به صورت جدول زیر برای پیداکردن آدرس بعدی تعریف شوند، مدار کنترلی توابع بولی خطوط انتخاب MUX1 (MUX شماره ۱) و خط Load ثابت SBR را بدست آورید؟

I_2	I_1	I_0	عمل
0	0	0	اگر $T=1$ است افزایش CAR، در غیر اینصورت پرش به AD
x	0	1	پرش غیر شرطی به AD
1	0	0	افزایش غیر شرطی CAR
0	1	0	اگر $T=0$ است افزایش CAR، در غیر اینصورت پرش به AD
1	1	0	اگر $T=1$ است فراخوانی زیرروال، در غیر اینصورت افزایش CAR
0	1	1	بازگشت غیر شرطی از زیر روال
1	1	1	نگاشت غیر شرطی آدرس خارجی (Map)

۸. انواع وقفه را شرح داده و برای هر یک سه مثال ذکر کنید؟

جداول پیوست:



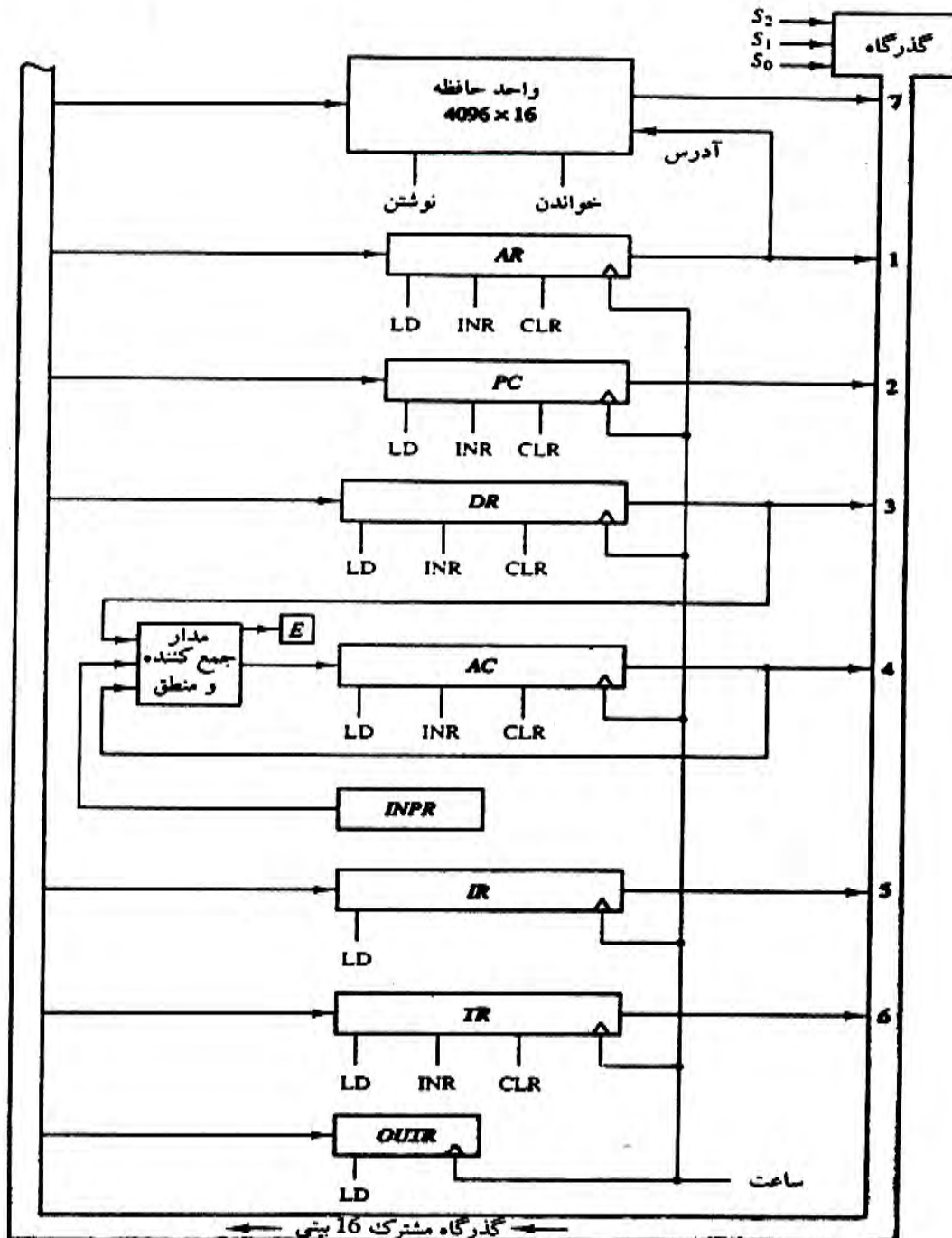
شکل ۲-۷ انتخاب آدرس برای حافظه کنترل

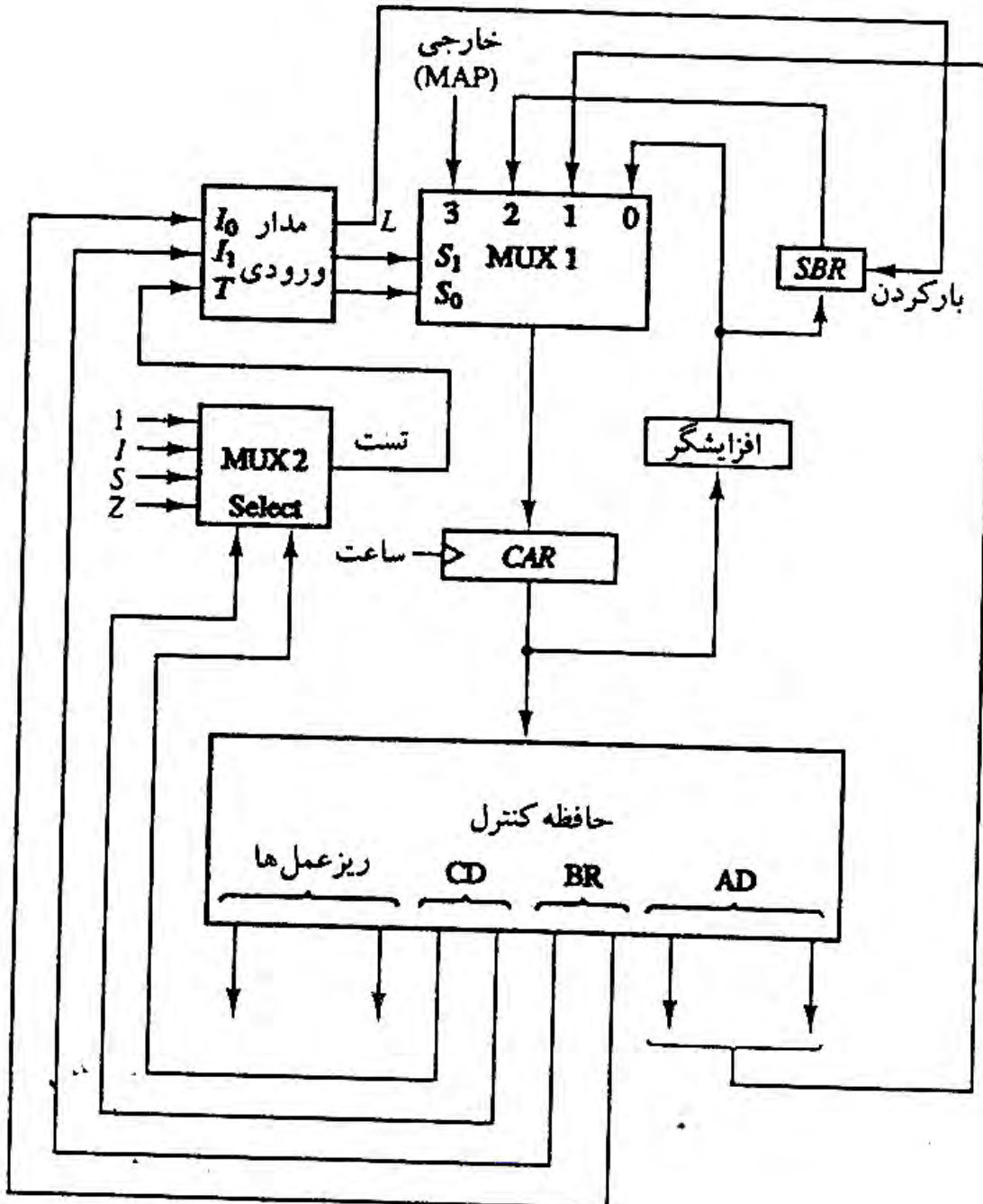
نام درس: معماری کامپیوتر
 رشته تحصیلی / کد درس: نرم افزار - جبرانی ارشد (۱۱۱۵۰۸۲) - مهندسی مدیریت اجرایی - ۱۱۱۵۱۹۱
 تعداد سوالات: تستی: ۲۵ تشریحی: ۸
 زمان آزمون (دقیقه): تستی: ۷۵ تشریحی: ۷۵

کد سری سؤال: یک (۱)

استفاده از: --

مجاز است.





جدول ۲-۵ دستورالعمل‌های کامپیوتر پایه

سمبل	کد شانزده شانزدهمی		شرح
	I = 0	I = 1	
AND	0xxx	8xxx	AND کردن کلمه حافظه با AC
ADD	1xxx	9xxx	جمع کردن کلمه حافظه با AC
LDA	2xxx	Axxx	بار کردن کلمه حافظه در AC
STA	3xxx	Bxxx	ذخیره محتوای AC در حافظه
BUN	4xxx	Cxxx	انشعاب نامشروط
BSA	5xxx	Dxxx	انشعاب و ضبط آدرس بازگشت
ISZ	6xxx	Exxx	افزایش و گذر در صورت نتیجه صفر
CLA	7800		پاک کردن AC
CLE	7400		پاک کردن E
CMA	7200		متسم کردن AC
CME	7100		متسم کردن E
CIR	7080		چرخش AC و E به راست
CIL	7040		چرخش AC و E به چپ
INC	7020		افزایش AC
SPA	7010		گذر از دستور بعدی اگر AC مثبت باشد
SNA	7008		گذر از دستور بعدی اگر AC منفی باشد
SZA	7004		گذر از دستور بعدی اگر AC صفر باشد
SZE	7002		گذر از دستور بعدی اگر E صفر باشد
HLT	7001		توقف کامپیوتر
INP	F800		دریافت کاراکتر و انتقال آن به AC
OUT	F400		برداشتن کاراکتر از AC و انتقال آن به خروجی
SKI	F200		گذر مبتنی بر پرچم ورودی
SKO	F100		گذر مبتنی بر پرچم خروجی
ION	F080		فعال کردن وقفه‌ها
IOF	F040		غیرفعال کردن وقفه‌ها



مرکز آزمون کلید سؤالات تشریحی (محرمانه)



نام درس:
 کد درس:
 رشته تحصیلی: گرایش:
 مقطع:
 سال تحصیلی: ۹۰-۸۹ نیمسال: اول / دوم / ترم تابستان / تاریخ آزمون: ۱۲ / ۴ / ۹۰ بارم: ۶ نفره

از ۸ سوال فقهیه ۶ سوال پنج داره مشور حو سوال یک نمره داره.

- پنج سوال بی: ترمین صفحه ۱۲۰ منبع درسی
- پنج سوال دو: پنج در صفحه ۱۹۶ منبع درسی
- پنج سوال سه: در صفحه ۳۰۸ منبع درسی
- سوال چهار: پنج در صفحه ۴۲۲ منبع درسی
- سوال پنج: پنج در صفحه ۴۶۹ منبع درسی
- سوال شش: پنج در صفحه ۴۶۹ تا ۳۶۰ منبع درسی
- سوال هفت: پنج در صفحه ۲۵۵ منبع درسی
- سوال هشت: پنج در صفحه ۲۸۰ منبع درسی

بانک سوال

محمد رفیعی - حقه سائید

معماری ترم تابستان ۹۰

ج	1
الف	2
ج	3
الف	4
ج	5
ج	6
ج	7
د	8
ب	9
ج	10
ب	11
الف	12
د	13
د	14
ج	15
د	16
الف	17
ج	18
ب	19
ب	20
ج	21
الف	22
الف	23
ج	24
ب	25