



زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۰ تشریحی: ۵

عنوان درس: طراحی خودکار مدارهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) چندبخشی ۱۱۵۲۱۳

۱- مهم ترین عناصر قابل برنامه ریزی **CLB** ها کدامند؟

۱. LUT ها  
۲. مولدهای تابع منطقی و LUTها  
۳. مولدهای تابع منطقی  
۴. هیچکدام

۲- کدامیک از انواع حافظه با تابش نور ماوراء بنفش به مدت ۵ تا ۱۵ دقیقه پاک می شود؟

۱. NVRAM  
۲. PROM  
۳. EEPROM  
۴. EPROM

۳- .....یک مدار دو سطحی بصورت **AND-OR** است که می توان با برنامه ریزی آن ، هر عبارت جمع حاصلضرب ها را در حد گنجایش در آن پیاده کرد و صفحه **AND** و **OR** هر دو قابل برنامه ریزی هستند.

۱. PLA  
۲. PAL  
۳. GAL  
۴. هیچکدام

۴- کدامیک از تکنولوژی گیت شناور استفاده می کند؟

۱. CMOS PLD  
۲. EPLD  
۳. GAL  
۴. همه موارد صحیح است .

۵- کدامیک از انواع سویچ زیر مبتنی بر **SRAM** هستند؟

- A- نقطه شکست  
B- نقطه تقاطع  
C- همه سوپه  
D- آنتی فیوز  
E- انتخاب کننده  
۱. فقط A, B, C, D  
۲. فقط A, B, C, E  
۳. فقط A, B, D  
۴. همه موارد

۶- کدام عملکرد دارای بالاترین اولویت است ؟

۱. NOT  
۲. XOR  
۳. OR  
۴. AND

۷- در کدام گزینه زمانبندی رخداد و برای **XOR** نمودن **X** و **Y** به درستی بیان شده است ؟

۱.  $S \leq x \text{ XOR } y \text{ delay } 5ns;$   
۲.  $S \leq x \text{ XOR } y \text{ after } 5ns;$   
۳.  $S \leq y \text{ OR } s \text{ after } 5ns;$   
۴. هیچکدام

۸- کدامیک از اسامی زیر برای نام **entity** مناسب است ؟

۱. AND  
۲. \_OR  
۳. Mybook  
۴. AND



زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۰ تشریحی: ۵

عنوان درس: طراحی خودکار مدارهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) چندبخشی ۱۱۱۵۲۱۳

۹- برنامه زیر را در نظر بگیرید و بگوئید با کدام گزینه معادل است؟

```
ARCHITECTURE ram OF ram4 IS
    TYPE vector_array IS ARRAY (0 TO words -1) OF
        STD_LOGIC_VECTOR (bits -1 DOWNTO 0);
    SIGNAL memory :vector_array;
BEGIN
    PROCESS (CLK , wr_ena)
    BEGIN
        IF (wr_ena = '0') THEN
            bidir <= memory (addr);
        ELSE
            bidir <= (OTHERS => 'Z ');
            IF (clk 'EVENT AND CLK = '1') THEN
                memory (addr) <= bidir;
            END IF;
        END IF;
    END PROCESS;
END ram;
```

۲. RAM دو درگاه

۱. RAM با گذرگاه ورودی / خروجی دو طرفه

۴. آشکار ساز توالی بیت (امیتر)

۳. RAM با ورودی و خروجی مجزا

۱۰- در کامپایلر MAX+PLUSII ، کدام بخش (ابزار) عمل جایگزاری و مسیر دهی را انجام می دهد و اطلاعات مربوط به پایه ها و میزان ها و میزان استفاده را در فایلی گزارش می شود؟

۴. fitter

۳. partitioner

۲. Assembler

۱. Simulator

۱۱- کدام گزینه بیانگر ویژگی طراحی با استفاده از تراشه های استاندارد، در مقایسه با تراشه های قابل برنامه ریزی است؟

۲. امنیت طرح در مقابل کپی برداری بیشتر است.

۱. هزینه ساخت و نگهداری بیشتری دارد.

۴. تست مدار آسان تر است .

۳. سرعت سیستم بیشتر است .



زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۰ تشریحی: ۵

عنوان درس: طراحی خودکار مدارهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) چندبخشی ۱۱۱۵۲۱۳

۱۲- کدام گزینه جمله زیر را به صورت صحیح کامل می کند.

در ماشین ..... مقدار ..... علاوه بر حالت فعلی به مقدار لحظه ای ..... نیز بستگی دارد .

- ۰۱ مور - ورودی - خروجی
- ۰۲ میلی - ورودی - خروجی
- ۰۳ مور - خروجی - ورودی
- ۰۴ میلی - خروجی - ورودی

۱۳- کدام گزینه جمله زیر را به صورت صحیح کامل می کند؟

هر طرح دیجیتال شامل یک واحد ..... و یک مسیر داده شامل واحدهای ..... مانند ثباتها و واحدهای مانند، ثبات انتقالی و مقایسه کننده می باشد.

- ۰۱ کنترل - ترکیبی - حافظه
- ۰۲ ترکیبی - کنترل - حافظه
- ۰۳ حافظه - کنترل - ترکیبی
- ۰۴ کنترل - حافظه - ترکیبی

۱۴- در یک تراشه PLD با چه ولتاژی اتصال فیوزی سوزانده می شود؟

- ۰۱ ۵ تا ۱۲ ولت
- ۰۲ ۱۰ تا ۳۰ ولت
- ۰۳ ۱۱ تا ۳۰ ولت
- ۰۴ ۵ تا ۱۵ ولت

۱۵- FGPA برای کاربردهایی با چه حجم تولید عالی است؟

- ۰۱ ۶۰۰۰۰
- ۰۲ ۴۰۰۰۰
- ۰۳ ۵۰۰۰۰
- ۰۴ ۱۰۰۰۰۰

۱۶- بالاترین سطح انتزاع چه سطحی است ؟

- ۰۱ ریز معماری
- ۰۲ سیستم
- ۰۳ معماری
- ۰۴ منطقی

۱۷- نوع داده std\_ulogic در واقع یک نوع داده ..... می باشد.

- ۰۱ ممیز شناور
- ۰۲ شمارشی (enumerated)
- ۰۳ فیزیکی
- ۰۴ مرکب (composite)

۱۸- متغیر  $A = "101011"$  بعد از عمل شیفت  $A \ll 2$  برابر چه مقداری می شود؟

- ۰۱ 001010
- ۰۲ 010110
- ۰۳ 101100
- ۰۴ 011010



زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۰ تشریحی: ۵

عنوان درس: طراحی خودکار مدارهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) چندبخشی ۱۱۱۵۲۱۳

۱۹- قطعه کد زیر در کدام ساختار VHDL می توان استفاده شود؟

```
IF a > b then  
return a;  
else  
return b;  
end if ;
```

procedure .۴

function .۳

generic .۲

process .۱

۲۰- کدام گزینه صحیح است ؟

۱. FPGA نسبت به MPGA انعطاف پذیرتر بوده و برای تولید با تعداد کم نیز مقرون به صرفه تر است .
۲. سرعت MPGA کمتر از FPGA است .
۳. چگالی منطقی FPGA بیشتر از MPGA است.
۴. سرعت MPGA بیشتر از FPGA است .

### سوالات تشریحی

۱.۴۰ نمره

۱- یک تمام جمع کننده بوسیله دستورات انتساب سیگنال انتخابی را بنویسید؟

۱.۴۰ نمره

۲- تفاوت متغیر و سیگنال را شرح دهید؟

۱.۴۰ نمره

۳- انواع FPGA را براساس ساختار منابع اتصالی نام ببرید؟

۱.۴۰ نمره

۴-۴ در یک PLA کوچک  $4 \times 3$  بارسم مدار برای الگوی برنامه ریزی، سه تابع زیر را پیاده سازی نمایید.

$$Q1 = I1.I2 + I1'.I2'.I3'.I4'$$

$$Q2 = I1.I3'.I4 + I2$$

$$Q3 = I1.I2 + I1.I3'.I2'.I4'$$

۱.۴۰ نمره

۵- از ابزارهای موجود در نرم افزار MAX+PLUS II هشت مورد نام ببرید.

طراحی خودکار مدارهای دیجیتال ترم تابستان ۹۱

ب	1
د	2
الف	3
ب	4
ب	5
الف	6
ب	7
ج	8
الف	9
د	10
الف	11
د	12
د	13
ب	14
ج	15
ب	16
ب	17
ج	18
ج	19
الف	20