



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی/کد درس: مهندسی کامپیوتر (نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر (چند:

اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر-نرم افزار (چندبخشی

مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی ، - ۱۱۱۵۱۴۳

برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکترونیک) ۱۵۱۱۰۹۲

استفاده از ماشین حساب مهندسی مجاز است

۱- مفهوم سرریزی و مکانیزم های کنترل آن به چه دلیل مطرح است؟

۱. محدودیت اندازه ثباتها
۲. جلوگیری از وقوع اشتباه
۳. جلوگیری از تعداد اشتباه
۴. محدودیت تعداد ثباتها

۲- این گزاره مربوط به کدام مد آدرس دهی است؟

قسمت آدرس دستورالعمل $PC = PC +$

۱. آدرس دهی Index
۲. آدرس دهی نسبی (pc relative)
۳. آدرس دهی مستقیم
۴. آدرس دهی افزایشی PC

۳- به منظور ساخت یک گذرگاه مشترک، که تعداد ۱۶ ثبات (register) ۸ بیتی را به هم وصل کند، حداقل سخت افزار کدام است؟

۱. ۸ عدد MUX با ۳ خط انتخاب
۲. ۱۶ عدد MUX با ۳ خط انتخاب
۳. ۸ عدد MUX با ۴ خط انتخاب
۴. ۱۶ عدد MUX با ۴ خط انتخاب

۴- برای طراحی یک ضرب کننده آرایه ای (Array multiplier) برای ضرب یک عدد ۱۲ بیتی در یک عدد ۱۶ بیتی به چه عناصری نیاز داریم؟

۱. ۱۹۲ گیت AND و ۱۱ جمع کننده ۱۶ بیتی
۲. ۱۹۲ گیت AND و ۱۲ جمع کننده ۱۶ بیتی
۳. ۱۲ گیت AND و ۲۴ جمع کننده ۱۶ بیتی
۴. ۱۶ گیت AND و ۱۶ جمع کننده ۲۴ بیتی

۵- اگر در یک کامپیوتر ۳۰ دستورالعمل وجود داشته باشد. کد دستورالعمل حداقل چند بیتی می تواند باشد؟

۱. ۳
۲. ۵
۳. ۴
۴. ۷

۶- دستورالعمل زیر مربوط به کدام یک از دستورالعمل های کامپیوتر پایه می باشد؟

15	14	12	11	0
1	110	Address		

۱. دستورالعمل ثباتی
۲. دستورالعمل حافظه ای ، آدرس دهی مستقیم
۳. دستورالعمل حافظه ای ، آدرس دهی غیرمستقیم
۴. دستورالعمل ورودی- خروجی آدرس دهی مستقیم

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

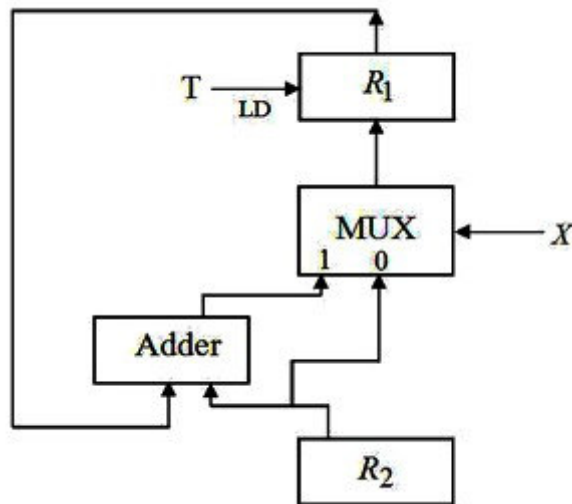
رشته تحصیلی/کد درس: مهندسی کامپیوتر(نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر(چند

اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر(سخت افزار)، مهندسی کامپیوتر-نرم افزار(چندبخشی)

۱۱۱۵۱۴۳ - ، مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی

برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکترونیک) ۱۵۱۱۰۹۲

۷- در شکل زیر کدام یک از موارد انتقال ثباتی زیر قابل اجرا است؟



$$\bar{X}T : R_1 \leftarrow R_1 + R_2 \quad .۲$$

$$\bar{X}T : R_1 \leftarrow R_2 \quad .۱$$

$$TX : R_1 \leftarrow R_2 \quad .۴$$

$$X : R_1 \leftarrow R_2 \quad .۳$$

۸- یک کامپیوتر دارای ۱۲۸ مگابایت حافظه اصلی (RAM) و یک حافظه کنترل به اندازه 20×256 می باشد. اندازه ثباتهای AR, SBR, AR را، از راست به چپ، مشخص کنید.

۷-۸-۱۷ .۴

۸-۸-۲۷ .۳

۲۸-۸-۲۸ .۲

۱۷-۱۷-۲۷ .۱



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی/کد درس: مهندسی کامپیوتر(نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر(چند

اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر(سخت افزار)، مهندسی کامپیوتر-نرم افزار(چندبخشی)

۱۱۱۵۱۴۳ - ، مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی

برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکترونیک) ۱۵۱۱۰۹۲

۹- با فرض آنکه مقادیر اولیه به صورت $A=-6, B=2, C=18, D=-12$ مفروض باشند، پس از اجرای قطعه کد زیر در یک معماری با مجموعه دستور العمل های صفر آدرسه، مقدار کمیت F چه خواهد شد؟ (فرض کنید DUP دستور العملی است که مقدار بالای پشته (Stack) را می گیرد، از آن کپی تهیه کرده و سپس هر دو را در بالای پشته درج می کند. همچنین مقسوم و مفروق زودتر PUSH می شوند).

PUSH C
PUSH A
PUSH B
MUL
ADD
DUP
MUL
PUSH A
PUSH D
SUB
DIV
POP F

۱.67 .۴

6 .۳

-6 .۲

0.166 .۱



زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی/کد درس: مهندسی کامپیوتر (نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر (چند:

اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر-نرم افزار (چندبخشی

مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی ، - ۱۱۱۵۱۴۳

برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکترونیک) ۱۵۱۱۰۹۲

۱۰- براساس شمای حافظه زیر فرض کنید اینک نوبت اجرای دستور BSA ذخیره شده در آدرس 20 رسیده است پس از آنکه این دستور اجرا گردد وانشعاب به ریز برنامه یا روال صورت گیرد محتوای کدامیک از خانه های زیر برابر 21 خواهد بود؟

آدرس	محتوای حافظه		
	I	Opcode	Address
20	1	BSA	175
21	دستور بعدی		
⋮	⋮		
175	225		
⋮	⋮		
225			
226	ریز برنامه مربوطه		
⋮	↓		
	1	BUN	225
⋮	⋮		
⋮	⋮		

M[226] .۴

M[175] .۳

M[22] .۲

M[225] .۱

۱۱- سیکل اجرای دستورالعمل زیر برای کامپیوتر پایه کدام است؟

توضیح	OPcode	نماد
$AC \leftarrow M[EA], M[EA] \leftarrow AC$	۰۱۱	XCH

$D_3T_4 : DR \leftarrow M[AR]$.۲

$D_3T_4 : DR \leftarrow AC, AC \leftarrow DR$.۱

$D_3T_5 : DR \leftarrow AC, AC \leftarrow DR, SC \leftarrow 0$

$D_3T_4 : DR \leftarrow M[AR]$.۴

$D_3T_4 : AC \leftarrow M[AR]$.۳

$D_3T_5 : DR \leftarrow AC, AC \leftarrow DR$

$D_3T_5 : M[AR] \leftarrow AC, SC \leftarrow 0$

$D_3T_6 : M[AR] \leftarrow DR, SC \leftarrow 0$



زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی/کد درس: مهندسی کامپیوتر(نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر(چند:

اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر(سخت افزار)، مهندسی کامپیوتر-نرم افزار(چندبخشی

مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی ، - ۱۱۱۵۱۴۳

برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکترونیک) ۱۵۱۱۰۹۲

۱۲- برای جمع داده های BCD با K رقم BCD ، با بکارگیری بلوک جمع کننده BCD کدامیک از روش ها به تعداد بیشتری جمع کننده BCD نیاز دارد و کدامیک کندتر است؟

۰۱. روش موازی و روش تمام سری
۰۲. روش موازی و روش رقم سری - بیت موازی
۰۳. روش رقم سری - بیت موازی و روش تمام سری
۰۴. روش تمام سری و روش موازی - بیت موازی

۱۳- در ضرب اعداد با علامت به روش ضرب بوت Booth دو عدد ۳۲ بیتی غیر صفر، تعداد حداقل و حداکثر عمل جمع/تفریق مورد نیاز چیست؟

۰۱. ۱۶ و ۲
۰۲. ۳۲ و ۲
۰۳. ۳۲ و ۱
۰۴. ۱۶ و ۱

۱۴- در یک مدل ضرب به روش بوت (Booth) حاصل ضرب های جزئی مقابل بدست آمده است. مشخص کنید Y و نتیجه P برابر چیست؟

```

X=010011
  Y x
-----
11111101101
0000010011
0000000000
11101101
0010011
101101
-----
P
    
```

۰۲. $P=1011011111$, $Y=-24$

۰۱. $P=11001101101$, $Y=-21$

۰۴. $P=11000101011$, $Y=-22$

۰۳. $P=11001001011$, $Y=-23$

۱۵- در یک سیستم خط لوله (pipe line) که از هفت مرحله (stage) تشکیل شده است، برای پردازش ۱۰۰ ورودی حداقل چند کلاک نیاز است؟

۰۱. ۱۰۶
۰۲. ۱۰۷
۰۳. ۱۰۸
۰۴. ۱۰۹



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی/کد درس: مهندسی کامپیوتر(نرم افزار) ۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر(چند

اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر(سخت افزار)، مهندسی کامپیوتر-نرم افزار(چندبخشی)

۱۱۵۱۴۳ - ، مهندسی مدیریت اجرایی ۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی

برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکترونیک) ۱۵۱۱۰۹۲

۱۶- در یک سیستم بدون خط لوله در $50ns$ یک تکلیف را پردازش می کند. همان تکلیف را می توان در یک خط لوله با شش قطعه و با پالس $10ns$ پردازش نمود. نرخ افزایش سرعت پردازش را برای سیستم خط لوله با 100 عدد تکلیف به دست آورید.

۴ .۴

۵,۸۱ .۳

۴,۷۶ .۲

۵ .۱

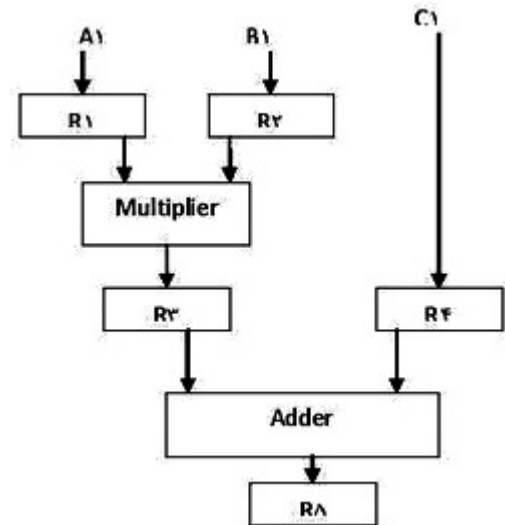
۱۷- کدامیک از جملات زیر در مورد دوپردازنده هم نسل (بایک تکنولوژی) صحیح نیست؟

۱. تعداد دستورالعمل های یک پردازنده RISC از یک پردازنده CISC کمتر است.
۲. دستورالعمل های یک پردازنده RISC نسبتاً ساده تر از یک پردازنده CISC است.
۳. حجم سخت افزار RISC (تعداد ترانزیستورها) خیلی بیشتر از CISC است.
۴. تعداد دستورالعمل هایی که در زمان معین به اجرا درمی آید در RISC بیشتر از CISC است.

۱۸- برای سیستم خط لوله شکل زیر، تأخیرهای انتشار زیر را داریم.

- تأخیر انتشار برای خواندن عملوند از حافظه و انتقال به رجیسترهای R_1, R_2, R_4 برابر 40 نانو ثانیه است.
- تأخیر انتشار برای ضرب کننده معادل 45 نانو ثانیه است.
- تأخیر انتشار برای انتقال نتیجه حاصلضرب به R_3 معادل 5 نانو ثانیه است.
- تأخیر انتشار برای جمع دو عدد و انتقال به R_5 معادل 15 نانو ثانیه است.

حداقل کلاک سیکل برای سیستم خط لوله فوق کدام است؟



۴۰ ns .۴

۵۰ ns .۳

۵۵ ns .۲

۴۵ ns .۱



تعداد سوالات: تستی: ۲۵ تشریحی: ۵
زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی/کد درس: مهندسی کامپیوتر(نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر(چند اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر(سخت افزار)، مهندسی کامپیوتر-نرم افزار(چندبخشی) (۱۱۱۵۱۴۳ - ، مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکترونیک) ۱۵۱۱۰۹۲

۱۹- در حافظه نهان (cache) ساختار زیر مربوط به چه نوع نگاشتی است؟ اگر اندازه RAM و Cache بترتیب ۲۵۶ و ۱ مگا و اندازه هر کلمه ۱۶ بیت باشند، اندازه فیلدهای شاخص و نشانه چند بیت می شود؟

Tag	Index
نشانه	شاخص

۱. نگاشت تداغیگر در مجموعه ۴ تایی - ۲۰ - ۱۸
۲. نگاشت تداغیگر(انجمنی) - ۲۸ - ۸
۳. نگاشت غیر مستقیم - ۲۰ - ۲۸
۴. نگاشت مستقیم - ۲۰ - ۸

۲۰- یک سیستم حافظه با ۲۵۶ کیلوبایت حافظه نهان: Way set associative cache - 4 را در نظر بگیرید.

فرض کنید اندازه هر خط Cache (Cache Line Size) برابر ۸ کلمه باشد. اگر کوچکترین واحد آدرس دهی حافظه بایت باشد، و آدرس ها ۶۴ بیتی باشند، برای فیلد Tag به چند بیت نیاز داریم؟ (فرض کنید هر کلمه ۳۲ بیتی است).

۱. ۴۷
۲. ۴۸
۳. ۴۹
۴. ۵۰

۲۱- برای انجام مجموعه ریز عملیات $AC \leftarrow DR, DR \leftarrow AC$ در روی کامپیوتر پایه چند کلاک پالس نیاز است؟

۱. حداقل چهار پالس ساعت نیاز است.
۲. حداقل یک پالس ساعت نیاز است.
۳. حداقل دو پالس ساعت نیاز است.
۴. حداقل سه پالس ساعت نیاز است.

۲۲- یک کامپیوتر دارای واحد حافظه با ۲۵۶K کلمه ۳۲ بیتی است. فرمت دستورات آن یک کلمه ای و به صورت شکل زیر است.

ADDRESS	REGCODE	OPCODE	I
---------	---------	--------	---

I: بیت مستقیم

OPCODE: کد عملگر

REGCODE: تعداد ۶۴ رجیستر داخلی کامپیوتر را آدرس دهی می کند.

ADDRESS: آدرس عملوند دستورالعمل در حافظه است.

تعداد بیت های فیلد های فرمت دستورالعمل کامپیوتر فوق کدام است؟

۱. ADDRESS=18 و REGCODE=7 و opcode=7 و I=1
۲. ADDRESS=17 و REGCODE=7 و opcode=6 و I=1
۳. ADDRESS=18 و REGCODE=6 و opcode=7 و I=1
۴. ADDRESS=17 و REGCODE=6 و opcode=7 و I=1

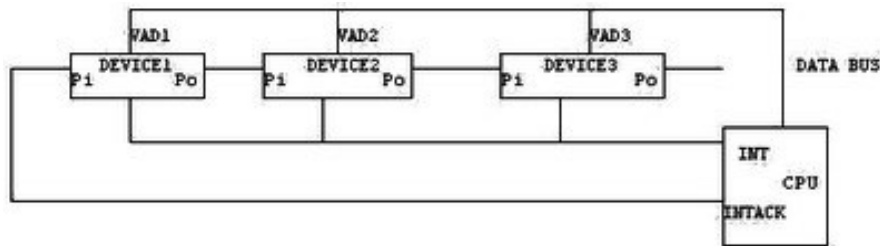


تعداد سوالات: تستی: ۲۵ تشریحی: ۵
زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی/کد درس: مهندسی کامپیوتر(نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر(چند اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر(سخت افزار)، مهندسی کامپیوتر-نرم افزار(چندبخشی) ۱۱۱۵۱۴۳ - ، مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکترونیک) ۱۵۱۱۰۹۲

۲۳- در شکل زیر دستگاه ۱ یک وقفه را بعد از اینکه دستگاه ۲ در خواست وقفه را به CPU داده و قبل از اینکه INTACK آن دریافت گردد به واحد CPU ارسال می نماید. کدام گزینه درست می باشد؟



- ابتدا به درخواست دستگاه ۱ و سپس به درخواست دستگاه ۲ پاسخ داده می شود.
- ابتدا به درخواست دستگاه ۲ و سپس به درخواست دستگاه ۱ پاسخ داده می شود.
- فقط به درخواست دستگاه ۱ پاسخ داده می شود.
- به درخواست های ۱ و ۲ همزمان پاسخ داده می شود.

۲۴- مزیت نگاشت ورودی- خروجی در فضای حافظه (memory mapped I/O) در مقایسه با ورودی و خروجی مجزا (Isolated I/O) چیست؟

- تمام دستورالعمل های مربوط به حافظه را می توان برای I/O نیز استفاده نمود.
- معمولا سریعتر از Isolated است.
- به مدارهای سخت افزاری کمتری برای انتخاب یک درگاه ورودی یا خروجی نیاز دارد.
- فضای قابل آدرس دهی حافظه تقریبا دوبرابر می شود.

۲۵- کدامیک از کدهای زیر یک دستورالعمل ثباتی است؟ (X بیانگر این است که هر کدی می تواند جایگزین آن شود).

۱. Exxx ۲. fxxx ۳. 7xxx ۴. 0xxx

سوالات تشریحی

۱.۴۰ نمره

۱- مدار منطقی مربوط به وقفه اولویت دار زنجیره ای را رسم کرده و آنرا شرح دهید؟

۱.۴۰ نمره

۲- سخت افزار مربوط به حافظه تداعیگر را به همراه یک سلول از آن بطور کامل رسم کرده و معادلات مدار انطباق را بنویسید.

تعداد سوالات: تستی: ۲۵ تشریحی: ۵
زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی/کد درس: مهندسی کامپیوتر(نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر(چند اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر(سخت افزار)، مهندسی کامپیوتر-نرم افزار(چندبخشی) ۱۱۱۵۱۴۳ - ، مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکترونیک) ۱۵۱۱۰۹۲

نمره ۱.۴۰

۳- یک گذرگاه مشترک برای چهار ثبات ۵ بیتی با استفاده از بافرهای سه حالتی رسم کنید.

نمره ۱.۴۰

۴- یک پردازنده با مشخصات زیر پیاده سازی شده است:

- واکشی دستورات ۲ پالس ساعت به طول می انجامد .
- اجرای دستورات ۳ پالس ساعت به طول می انجامد .
- پردازنده در سرعت ۱۰۰ مگاهرتز کار می کند .

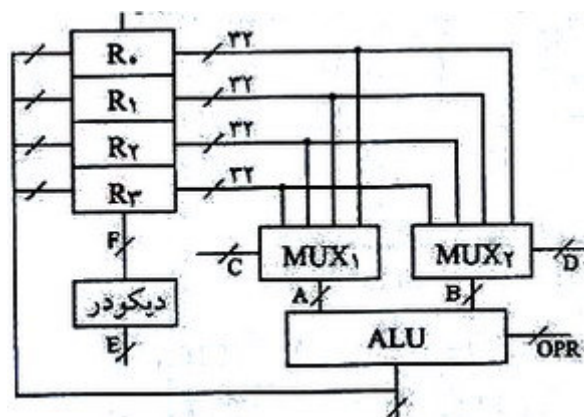
- ایجاد تغییرات زیر ممکن است :

- الف) واکشی در یک پالس ساعت انجام شود و سرعت پردازنده به ۸۰ مگاهرتز کاهش یابد .
 - ب) اجرای دستورات در دو پالس ساعت انجام شود و سرعت پردازنده به ۷۵ مگاهرتز کاهش یابد .
 - ج) واکشی در ۳ پالس ساعت و اجرا در ۴ پالس ساعت انجام شود و سرعت تا ۱۵۰ مگاهرتز افزایش یابد .
- چنانچه برنامه ای با تعداد دستور مشخص روی ساختارهای فوق اجرا شود کدام ساختار کمترین زمان اجرا را منجر می شود؟

نمره ۱.۴۰

۵- ساختار گذرگاه روبرو را در نظر بگیرید .

مجموعه خطوط A, B, C, D, E, F هر کدام چند بیتی هستند؟



معماری ترم تابستان ۹۳

الف	1
ب	2
ج	3
الف	4
ب	5
ج	6
الف	7
ج	8
ج	9
الف	10
د	11
الف	12
ج	13
ج	14
الف	15
ب	16
ج	17
ج	18
د	19
ب	20
ب	21
ج	22
الف	23
الف	24
ج	25

جواب تشریحی

1. اولویت زنجیره ای صفحه 408 با رسم شکل (12 - 11) و توضیحات
2. سخت افزار مربوط به حافظه تداعیگر را به همراه یک سلول از آن و معادلات مربوط به آن :
صفحه 458 شکل (6 - 12) و صفحه 460 شکل (8 - 12) و معادلات صفحات 460 و 461
3. یک گذرگاه مشترک برای اتصال 4 ثبات 5 بیتی به همراه بافر های 3 حالت
شکل 5 - 4 صفحه 101 خط گذرگاه رو برای 5 بیت رسم می کنیم بیت های 0 تا 4 از A0 تا A4 را بهم وصل می کنیم
4. جواب سوال گزینه ج می باشد
5. A و B خروجی Mux بوده و پس 32 بیتی هستند . C و D انتخابهای ماکس ها هستند و باید یکی از 4 حالت را به خروجی هدایت کنند پس 2 بیتی هستند . E خط انتخاب ورودی دیکدر است و چون 4 ثبات وجود دارد دیکدر 2×4 لازم است پس E 2 بیتی و F 4 بیتی می باشد.