



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

عنوان درس: طراحی خودکار مدارهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳

۱- کدام گزینه حرکت به سمت افزایش انتزاع را به درستی نشان می دهد؟

- |  |  |
|--|--|
| ۱. ریزمعماری، معماری، فیزیکی، منطقی، سیستم | ۲. ریزمعماری، معماری، سیستم، فیزیکی، منطقی |
| ۳. فیزیکی، منطقی، ریزمعماری، معماری، سیستم | ۴. فیزیکی، معماری، ریزمعماری، سیستم، منطقی |

۲- شبیه ساز چیست؟

۱. برنامه ای که یک توصیف انتزاعی از طرح را به صورت پویا به اجرا درمی آورد.
۲. برنامه ای که امکان تست طرح پیاده سازی شده را فراهم می کند.
۳. سیستم ساخته شده نمونه ای که امکان ارزیابی طرح در شرایط مختلف ورودی و خروجی را فراهم می کند.
۴. سیستم نمونه ای که به ارزیابی منطق طرح تولید شده کمک می کند.

۳- کدام گزینه از مزایای استفاده از مدارات برنامه پذیر نیست؟

- |                            |                              |
|----------------------------|------------------------------|
| ۱. قابلیت برنامه ریزی مجدد | ۲. هزینه ساخت و نگهداری کمتر |
| ۳. افزایش توان مصرفی       | ۴. کاهش هزینه                |

۴- کدامیک از حافظه های زیر با تابش اشعه ماورای بنفش پاک می شود؟

- |           |        |         |          |
|-----------|--------|---------|----------|
| ۱. EEPROM | ۲. ROM | ۳. PROM | ۴. EPROM |
|-----------|--------|---------|----------|

۵- عبارت صحیح در مورد PLA کدام است؟

۱. PLA یک مدار ترتیبی دوسطحی است، که طبقه AND آن ثابت و طبقه OR آن قابل برنامه ریزی است.
۲. PLA یک مدار ترتیبی دوسطحی است، که طبقه OR آن ثابت و طبقه AND آن قابل برنامه ریزی است.
۳. PLA یک مدار ترکیبی سه سطحی است، که به جز طبقه NOT، سایر طبقات آن قابل برنامه ریزی است.
۴. PLA یک مدار ترکیبی دوسطحی است، که هر دو طبقه آن قابل برنامه ریزی است.

۶- PAL ترتیبی چیست؟

۱. PAL هایی که طبقه NOT قبل از AND و OR قرار دارد.
۲. PAL هایی که طبقه NOT بعد از AND و OR قرار دارد.
۳. PAL هایی که خروجی ثبت شده دارند.
۴. PAL هایی که فاقد فلیپ فلاپ هستند.



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

عنوان درس: طراحی خودکار مدارهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) ۱۱۵۲۱۳

۷- GAL چیست؟

۱. نوعی PLD ترتیبی که در آن امکان پاک شدن به صورت الکتریکی و قابلیت برنامه ریزی مجدد وجود دارد.
۲. نوعی PLA ترتیبی که علیرغم نداشتن فلیپ فلاپ قابلیت پیاده کردن مدارات ترتیبی را دارد.
۳. نوعی PLA ترکیبی که هر دو نوع مدارات ترتیبی و ترکیبی را به کمک آن می توان ایجاد کرد.
۴. نوعی PAL که صرفاً برای توابعی کاربرد دارد که تعداد جملات ضربی آن بیش از تعداد جملات ضربی مکمل آن است.

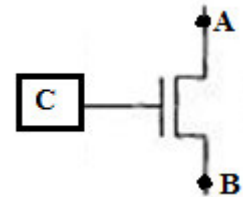
۸- کدام عبارت در مورد EPLD درست است؟

۱. عملیات پاک کردن به صورت ناگهانی باعث برقراری و قطع اتصالات می شود.
۲. از تکنولوژی گیت شناور استفاده می کند.
۳. به صورت الکترونیکی و فقط با برقراری اتصال منطقی برنامه ریزی می شود.
۴. فقط به صورت الکترونیکی پاک می شود.

۹- کدام گزینه مزیت FPGA را نسبت به MPGA نشان می دهد؟

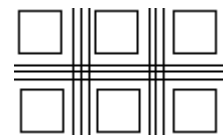
۱. سرعت بیشتر
۲. چگالی منطقی بیشتر
۳. قابلیت برنامه ریزی مجدد
۴. حجم کمتر

۱۰- شکل زیر کدام نوع سوئیچ را نشان م دهد؟



۱. نقطه تقاطع مبتنی بر SRAM
۲. نقطه شکست مبتنی بر SRAM
۳. نقطه تقاطع مبتنی بر فیوز
۴. نقطه شکست مبتنی بر فیوز

۱۱- کدام نوع سازماندهی بلوک های منطقی FPGA در شکل زیر نشان داده شده است؟



۱. آرایه متقارن
۲. ساختار سطری
۳. انبوه دروازه ها
۴. ساختار متقاطع



زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: طراحی خودکار مدارهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) ۱۱۵۲۱۳

۱۲- در بلوک ورودی و خروجی در یک CLB از خانواده XL4000، پین IO چگونه استفاده می شود؟

- ۰۱ یک پین یا ورودی است یا خروجی
- ۰۲ بعضی پین ها همیشه ورودی و بعضی همیشه خروجی هستند.
- ۰۳ بعضی بلوک ها پین ورودی و بعضی پین خروجی دارند.
- ۰۴ یک پین می تواند به عنوان ورودی یا خروجی یا ورودی/خروجی استفاده شود.

۱۳- PSE چیست؟

- ۰۱ یک سویچ سلسله مراتبی است که امکان اتصال هر دو سیم دلخواه از چهار سیم ورودی خود را فراهم می کند.
- ۰۲ یک سویچ همه سویه است که امکان اتصال هر دو سیم دلخواه از چهار سیم ورودی خود را فراهم می کند.
- ۰۳ نوعی CLB مبتنی بر SRAM است، که امکان اتصال بخش های مختلف FPGA را به صورت تقاطعی فراهم می کند.
- ۰۴ نوعی CLB مبتنی بر فیوز است، که امکان اتصال بخش های مختلف FPGA را به صورت سطری فراهم می کند.

۱۴- عملکرد و ساختار مدار توسط چه عاملی تعیین می شود؟

- ۰۱ Entity      ۰۲ Architecture      ۰۳ Port      ۰۴ Buffer

۱۵- رخداد در سیگنال به چه معنی است؟

- ۰۱ تغییر شکل موج سیگنال
- ۰۲ قطع سیگنال
- ۰۳ هر تغییر در مقدار سیگنال
- ۰۴ برقراری یک سیگنال

۱۶- کدام شناسه به عنوان نام سیگنال معتبر است؟

- ۰۱ units      ۰۲ variable      ۰۳ inout      ۰۴ and2

۱۷- کتابخانه std\_logic\_arith چه امکانی را برای برنامه فراهم می کند؟

- ۰۱ انواع استاندارد
- ۰۲ توابع حسابی
- ۰۳ تعریف انواع
- ۰۴ ثابت ها

۱۸- خصیصه last\_active چه ویژگی از سیگنال را نشان می دهد؟

- ۰۱ بازه زمانی از آخرین تراکنش روی سیگنال
- ۰۲ آخرین سیگنال فعال شده
- ۰۳ آخرین مقدار سیگنال هنگام فعالیت
- ۰۴ آخرین رخداد روی سیگنال

۱۹- دستور sla چه عملی انجام می دهد؟

- ۰۱ شیفت منطقی به راست
- ۰۲ شیفت منطقی به چپ
- ۰۳ شیفت حسابی به راست
- ۰۴ شیفت حسابی به چپ



زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: طراحی خودکار مدارهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) ۱۱۱۵۲۱۳

۲۰- کدام دستور لبه بالارونده کلاک را چک می کند؟

۱. CLK'event and CLK = '0'

۲. CLK'value and CLK = '1'

۳. CLK'event and CLK = '1'

۴. CLK'value and CLK = '0'

۲۱- کدام دستور در قطعه برنامه زیر منجر به خطا می شود؟

```
1 case value is
2   when 51 to 60 =>
3     D <='1';
4   when 61 to 70 | 71 to 75 =>
5     C <='1';
6   when 75 to 80 =>
7     E <='1';
8 end case;
```

۱. ۲

۲. ۳

۳. ۴

۴. ۶

۲۲- در نرم افزار MAX+PLUS II شکل موج های ورودی و خروجی با چه پسوندی ذخیره می شود؟

۱. wdf

۲. scf

۳. vhd

۴. sym

۲۳- Logic Synthesizer چه عملی انجام می دهد؟

۱. ترکیب اطلاعات فایل ها و قراردادن در یک پایگاه داده

۲. تقسیم بندی پروژه برای قراردادن در چند تراشه

۳. انتقال طرح از حوزه رفتاری به حوزه ساختاری بر اساس منابع مداری تراشه انتخاب شده

۴. استخراج اطلاعاتی که ارتباط بین فایل های سلسله مراتبی را مشخص می کند.

۲۴- کدام موارد در فایل گزارش پروژه، گزارش داده نمی شود؟

۱. User Assignments

۲. File Hierarchy

۳. Equations

۴. Output Waveforms

۲۵- اگر یک پیمانۀ LPM\_MUX با پارامترهای LPM\_SIZE=4 و LPM\_WIDTH=8 مقداردهی شود، چه عنصری ایجاد می شود؟

۱. یک مالتی پلکسر ۸ بیتی ۴ به ۱

۲. یک مالتی پلکسر ۴ بیتی ۱ به ۸

۳. ۸ مالتی پلکسر ۴ به ۱

۴. ۴ مالتی پلکسر ۸ به ۱



زمان آزمون (دقیقه): ۶۰ : تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ : تشریحی: ۵

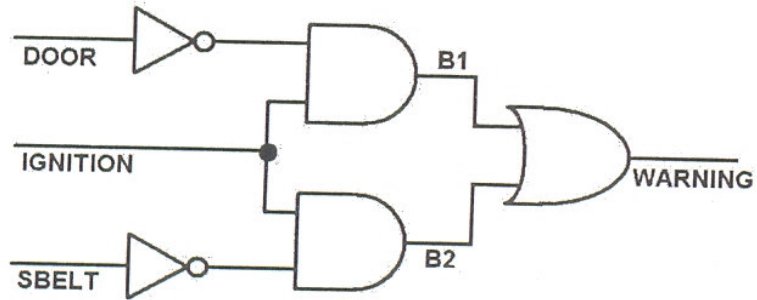
عنوان درس: طراحی خودکار مدارهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر(سخت افزار) ۱۱۵۲۱۳

### سوالات تشریحی

۱.۴۰ نمره

۱- مدار هشدار دهنده شکل زیر را در نظر بگیرید. توصیف رفتاری و ساختاری مدار را بنویسید.



۱.۴۰ نمره

۲- توصیف یک XNOR دو ورودی را با استفاده از عملگر XNOR بنویسید.

۱.۴۰ نمره

۳- توصیف یک دروازه معکوس کننده را بدون استفاده از عملگر NOT بنویسید.

۱.۴۰ نمره

۴- تاخیر لختی را توضیح دهید و روش غلبه بر آن را بنویسید.

۱.۴۰ نمره

۵- کتابخانه درشت تابع ها (Macrofunctions) را توضیح دهید؟