



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

عنوان درس: طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی رباتیک، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اد
معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش نرم افزار ۱۳۲۲۰۱۷

۱- در طراحی به کمک کامپیوتر، پس از تولید طرح شماتیک، نوبت چه مرحله ای است؟

۱. کامپایل .۲. آزمایش .۳. رفع اشکال .۴. تولید

۲- در کدام سطح طراحی سخت افزار، طراح با جزئیات کمتری درگیر می شود؟

۱. فیزیکی .۲. منطقی .۳. معماری .۴. سیستم

۳- ایجاد تغییرات در جهت اصلاح طرح چه نام دارد؟

۱. مدلسازی .۲. بهینه سازی .۳. شبیه سازی .۴. سنتز

۴- محتوای کدام حافظه با سیگنال الکتریکی پاک می شود؟

۱. PROM .۲. EPROM .۳. UVROM .۴. EEPROM

۵- کدام گزینه یک SPLD نیست؟

۱. PLA .۲. PAL .۳. PEEL .۴. GAL

۶- کدام گزینه در مورد PAL16L8 صحیح نیست؟

۱. صفحه AND ثابت است.
۲. هر خروجی یک کنترل سه حالت مخصوص خود دارد.
۳. بین دروازه OR و خروجی یک معکوس کننده است.
۴. شش تا از خروجی ها می توانند به عنوان ورودی نیز استفاده شوند.

۷- کدام FPGA مشابه CPLD دارای ساختار سلسله مراتبی سه سطحی است؟

۱. FLEX 8000 .۲. pASIC .۳. pASIC-2 .۴. XC4000

۸- FPGA های کدام شرکت array-based هستند؟

۱. Xilinx .۲. Quicklogic .۳. Altera .۴. Actel

۹- مولدهای توابع F و G و H در CLB را به کدام شکل می توان برنامه ریزی کرد؟

۱. فقط دو تابع حداکثر چهار متغیره
۲. فقط یک تابع دلخواه پنج متغیره
۳. چند تابع دلخواه چهار متغیره
۴. تنها یک تابع حداکثر سه متغیره

۱۰- هدف از سنتز چیست؟

۱. مستندسازی .۲. شبیه سازی .۳. ارزیابی .۴. پیاده سازی



زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی رباتیک، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری ا. معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش نرم افزار ۱۳۲۲۰۱۷

۱۱- برای مشخص کردن ارتباطات بین entity و دنیای خارج از چه کلمه ای استفاده می شود؟

۱. generic ۲. port ۳. mode ۴. type

۱۲- سیگنالهای داخلی در کدام قسمت یک برنامه VHDL معرفی می شوند؟

۱. port ۲. entity

۳. قبل از begin قسمت architecture ۴. بعد از begin قسمت architecture

۱۳- کدام مدلسازی امکان طراحی سلسله مراتبی در زبان VHDL را فراهم می کند؟

۱. رفتاری ۲. فیزیکی ۳. ساختاری ۴. جریان داده

۱۴- کدام دستور همروند است؟

۱. case ۲. if ۳. loop ۴. انتساب سیگنال

۱۵- از کدام دستور برای پارامتری کردن مولفه ها استفاده می شود؟

۱. port map ۲. generic ۳. signal ۴. component

۱۶- کدام گزینه صحیح است؟

۱. در ماشین مور خروجی تنها وابسته به حالت فعلی است.
۲. در ماشین مور خروجی تنها به ورودی وابسته است.
۳. در ماشین میلی خروجی تنها به ورودی وابسته است.
۴. در ماشین میلی خروجی تنها به حالت فعلی است.

۱۷- پردازنده برای دستورات متوالی حافظه کدام وظیفه را ابتدا انجام می دهد؟

۱. رمزگشایی ۲. اجرا ۳. تعیین داده ۴. برداشت

۱۸- با کدام ابزار موجود در نرم افزار MAX+PLUS II می توان طرح را به صورت یک نمودار درختی نشان داد؟

۱. ویرایشگر متنی ۲. ویرایشگر گرافیکی ۳. ویرایشگر سمبل ۴. نمایشگر سلسله مراتبی

۱۹- پسوند فایل گرافیکی در نرم افزار MAX+PLUS II چیست؟

۱. wdf ۲. tdf ۳. vhd ۴. gdf

۲۰- در کدام مرحله عملیاتی کامپایلر MAX+PLUS II، عمل جایگذاری و مسیردهی انجام می شود؟

۱. Fitter ۲. Partitioner ۳. Logic Synthesizer ۴. Compiler Netlist Extractor



زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی رباتیک، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری ا، معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش نرم افزار ۱۳۲۲۰۱۷

۲۱- کدام نوع فایل تولید شده توسط نرم افزار طراحی مدار را می توان حذف کرد؟

۱. شماتیک ۲. زبان توصیف ۳. گزارش ۴. شکل موج

۲۲- جمع کننده ای که در صورت سرریز شدن، خروجی آن اکزیم مقدار ممکن را می دهد، چه نام دارد؟

۱. جمع کننده کامل ۲. جمع کننده اشباعی
۳. جمع کننده با پیش بینی رقم نقلی ۴. جمع کننده با رقم نقلی پله ای

۲۳- در کدام روش آنالیز موجود در ابزار تحلیل گر زمانی، تاخیر تمام مسیره های ثبات به ثبات اندازه گیری می شود؟

۱. ماتریس تاخیر ۲. کارایی ثبت شده
۳. ماتریس برقراری ۴. ورودی یا خروجی ثبت شده

۲۴- پارامتر LPM_PIPELINE بیانگر چیست؟

۱. مدار ترکیبی ۲. استفاده از خط لوله
۳. تعداد مراحل پایپ لاین ۴. عدم استفاده از خط لوله

۲۵- چنانچه در روش پنجره ثبات همپوش تعداد ثباتهای عمومی برابر ۱۶، تعداد ثباتهای محلی برابر ۸، تعداد ثباتهای مشترک برابر ۴ و تعداد پنجره ها برابر ۴ باشد، تعداد کل ثباتهای سیستم و تعداد ثباتهای فعال در هر لحظه به ترتیب چقدر است؟

۱. ۳۲ و ۶۴ ۲. ۳۲ و ۶۴ ۳. ۱۶ و ۳۲ ۴. ۱۶ و ۳۲

سوالات تشریحی

- ۱- شبیه سازی زمانی را تعریف کرده و چگونه نتایج شبیه سازی زمانی می تواند مشابه نتایج شبیه سازی منطقی باشد؟ ۱.۴۰ نمره
- ۲- قابلیت کنترل پلاریته خروجی در PLDهای پیشرفته از جمله GAL16V8 چه فایده ای دارد؟ ۱.۴۰ نمره
- ۳- حالات مختلف کاربرد حافظه ای هر CLB از XC4000 را نام ببرید. ۱.۴۰ نمره
- ۴- هر برنامه VHDL از چه بخشهایی تشکیل شده است؟ هر کدام چه چیزی را تعریف میکند؟ ۱.۴۰ نمره
- ۵- برنامه توصیف یک بافر را با استفاده از یک دستور انتساب همروند بنویسید. ۱.۴۰ نمره