



زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی: کامپیوتر: مهندسی کامپیوتر (نرم افزار) - ۱۱۱۵۰۸۲ - مهندسی کامپیوتر (نرم افزار، علوم کامپیوتر) چند:

اطلاعات (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر (نرم افزار) (چندبخشی)

مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - علوم کامپیوتر ۱۱۱۹۰۱۰ - مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - مهندسی - ۱۱۱۵۱۴۳

برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکترونیک) ۱۵۱۱۰۹۲

استفاده از ماشین حساب مهندسی مجاز است

۱- عملگر Insert از کدام عملگرها به ترتیب (از چپ به راست) استفاده می کند؟

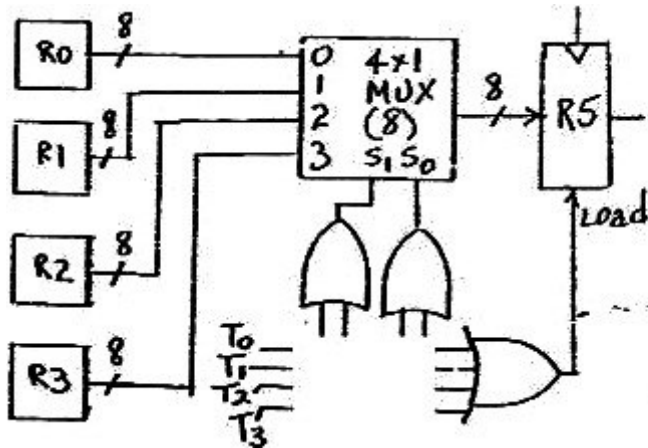
۱. Mask-OR ۲. OR-Mask ۳. Mask-Set ۴. Set-Mask

۲- با شروع از مقدار اولیه $R=11011101$ برای ثبات R تعیین کنید پس از اجرای ریز عملیات زیر به ترتیب مقدار نهایی R کدام گزینه است؟

از راست به چپ (یک شیفت به چپ - یک شیفت چرخشی به راست - یک شیفت به راست منطقی - یک شیفت به چپ چرخشی - یک شیفت حسابی به راست)

۱. 01011101 ۲. 01011100 ۳. 00101110 ۴. سرریز اتفاق می افتد.

۳- خروجی چهار ثبات 8 بیتی R_1, R_2, R_3, R_4 مطابق شکل از طریق یک ماکس 4×1 به ورودی ثبات R_5 وصل شده است. انتقالات بصورت زیر است، معادلات خطوط انتخاب مالتی پلکسر کدام گزینه است؟



- $T_0: R_5 \leftarrow R_0$
 $T_1: R_5 \leftarrow R_1$
 $T_2: R_5 \leftarrow R_2$
 $T_3: R_5 \leftarrow R_3$

۱. $S_1 = T_1 + T_3$ ۲. $S_1 = T_2 + T_3$ ۳. $S_1 = T_1 + T_3$ ۴. $S_1 = T_1 + T_2$
 ۱. $S_0 = T_1 + T_2$ ۲. $S_0 = T_1 + T_3$ ۳. $S_0 = T_2 + T_3$ ۴. $S_0 = T_1 + T_3$



زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی: مهندسی کامپیوتر (نرم افزار) ۱۱۱۵۰۸۲ - مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر (چند

اطلاعات (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر-نرم افزار (چندبخشی)

۱۱۱۵۱۴۳ - مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - علوم کامپیوتر ۱۱۱۹۰۱۰ - مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - مهندسی

برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکترونیک) ۱۵۱۱۰۹۲

۴- در شکل مقابل در صورتی که $PC=100$ باشد و دستور BSA را بخوانیم، با توجه ریز دستورات مربوط به BSA، محتویات حافظه در قسمتهای A و B کدام است؟

100	0	BSA 200
101	next instruction	
200	A	
201	Subroutine	
	B	

۱. $A=100$

$B=1$ BUN 100

۲. $A=101$

$B=1$ BUN 200

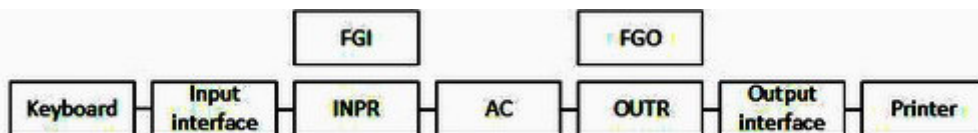
۳. $A=101$

$B=0$ BUN 200

۴. $A=100$

$B=0$ BUN 201

۵- در سیستم ورودی خروجی زیر نحوه ارسال داده ها از واسط دستگاه ورودی به ثبات INPR و از INPR به AC و از AC به OTR و از OTR به واسط خروجی بترتیب از راست به چپ کدام گزینه است؟



۱. سریال- موازی- موازی- موازی- سریال

۲. موازی- موازی- موازی- موازی- موازی

۳. موازی- موازی- موازی- موازی- موازی

۴. موازی- موازی- موازی- موازی- موازی

۶- کدام ویژگی از ویژگی های کامپیوتر RISC است؟

۱. قیاب دستورات با طول متغیر

۲. تعداد زیاد دستورات عمل

۳. اجرای دستورات در سیکل های متعدد

۴. روشهای آدرس دهی نسبتا کم



تعداد سوالات : تستی : ۲۵ تشریحی : ۵ زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰

عنوان درس : معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی / د درس : مهندسی کامپیوتر (نرم افزار) ۱۱۵۰۸۲ - ، مهندسی کامپیوتر - نرم افزار، علوم کامپیوتر (چند

اطلاعات (چندبخشی) ، مهندسی فناوری اطلاعات، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر - نرم افزار (چندبخشی)

۱۱۵۱۴۳ - ، مهندسی مدیریت اجرایی ۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی

برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکترونیک) ۱۵۱۱۰۹۲

۷- در کدام روال آدرس ریز دستور بعدی مشخص می گردد و در قسمت مربوط به انشعاب چه دستوری تعیین کننده CAR جدید است؟

۱. INDRCT, JMP ۲. INDRCT, MAP ۳. FETCH, JMP ۴. FETCH, MAP

۸- در قالب ریز دستورات يك کامپیوتر از 9 بیت برای نشان دادن ریز عملیات استفاده شده است، در صورتی که بخواهیم بیشترین تعداد ریز عملیات را کد کنیم کدام انتخاب مناسب است؟

۱. میدان ریز عملیات را به دو قسمت 4 و 5 بیتی تقسیم می کنیم.

۲. میدان ریز عملیات را به سه قسمت دو قسمت 2 و يك 5 بیتی تقسیم می کنیم.

۳. میدان ریز عملیات را به دو قسمت 3 و 6 بیتی تقسیم می کنیم.

۴. میدان ریز عملیات را به سه قسمت 3 بیتی تقسیم می کنیم.

۹- برای يك کامپیوتر با 16 ثبات 32 بیتی و يك ALU با 32 عمل و يك شیفت دهنده با 8 عمل شیفت، به گذرگاه متصل هستند، با توجه به اینکه هر کلمه کنترلی حداکثر 3 ریز عمل را می تواند نشان دهد، کلمه کنترلی واحد کنترل چند بیتی است؟

۱. 12bit ۲. 56bit ۳. 20bit ۴. 32bit

۱۰- در يك کامپیوتر که از پشته ثباتی به ظرفیت 128KB با کلمات يك بایتی استفاده می کند ، اشاره گر پشته چند بیتی باید باشد؟

۱. 20 ۲. 17 ۳. 10 ۴. 7

۱۱- دستورات صفر آدرسه در کامپیوتری که از حافظه پشته ای استفاده می کند جزو کدامیک از مدهای آدرس دهی CPU می باشد؟

۱. بلا فصل ۲. نسبی ۳. ضمنی ۴. غیر مستقیم

۱۲- کامپیوتر پایه دارای 12 ثبات و يك واحد حافظه اصلی با کلمات 16 بیتی است. آخرین آدرس حافظه 3FF است. (به ترتیب از چپ به راست) تعداد بیت های انتخاب گذرگاه، ثبات PC ، ثبات AR ، ثبات DR و ثبات AC، از چپ به راست، کدام مورد است؟

۱. 4,16,16,11,12 ۲. 4,10,10,16,16 ۳. 4,11,11,16,16 ۴. 3,10,10,16,16

۱۳- در يك کامپیوتر 8 بیتی مقدار اولیه ثبات 72 ، R (در مبنای 16) است ، اگر ثبات R را با عملوند 1E جمع کنیم مقادیر بینهای وضعیت معادل کدام گزینه است؟

V	Z	S	C
---	---	---	---

۱. 1 0 1 0

۲. 0 0 1 0

۳. 0 1 1 0

۴. 1 0 0 0



تعداد سوالات : تستی : ۲۵ تشریحی : ۵
زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰

عنوان درس : معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی / د درس : مهندسی کامپیوتر (نرم افزار) - ۱۱۱۵۰۸۲ - مهندسی کامپیوتر - نرم افزار، علوم کامپیوتر (چند:

اطلاعات (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر - نرم افزار (چندبخشی)

مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - علوم کامپیوتر ۱۱۱۹۰۱۰ - مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - مهندسی ، - ۱۱۱۵۱۴۳

برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکترونیک) ۱۵۱۱۰۹۲

۱۴ - در یک پایپ لاین K مرحله ای با زمانهای متفاوت ، تسریع از کدام رابطه قابل محاسبه است؟ (t_p کلاک پایپ لاین و t_i زمان مراحل است)

$$s = \frac{n \sum_{i=1}^k t_i}{(K + (n-1))t_p} \quad .1 \quad s = \frac{nKt_p}{(K + (n-1))t_p} \quad .2 \quad s = \frac{nt_p}{(K + n - 1)t_p} \quad .3 \quad s = \frac{(n \sum_{i=1}^k t_i)t_p}{(K + (n-1))t_p} \quad .4$$

۱۵ - تعداد سیکل ساعت برای انجام 200 تکلیف در یک پایپ لاین 6 قطعه ای (بدون در نظر گرفتن مشکلات ممکن) ، کدام گزینه است؟

۱. 199 سیکل ۲. 200 سیکل ۳. 205 سیکل ۴. 206 سیکل

۱۶ - در اجرای برنامه زیر در یک پایپ لاین سه مرحله ای شامل مراحل I (واکشی) ، A (عمل ALU) و E (اجرا) کدامیک از مشکلات پایپ لاین رخ می دهد و در چه زمانی اجرای تمام دستورات به پایان می رسد ؟

JMP L1
LOAD R1
LOAD R2
ADD R1,R2

۱. وابستگی داده ای مربوط به R1 و نیاز به منبع مشترک، 6 سایکل طول می کشد.

۲. فقط دستور اول که موجب مشکل انشعاب می گردد، 6 سایکل طول می کشد.

۳. مشکل انشعاب ، وابستگی داده ای و تنازع روی منبع مشترک، 8 سایکل طول می کشد.

۴. وابستگی داده ای مربوط به R2 و مشکل انشعاب ، 9 سایکل طول می کشد.

۱۷ - برای ضرب دو عدد بصورت $A \times B$ که A چهار بیتی و B سه بیتی است، بترتیب چند تمام جمع کننده و چند نیم جمع کننده لازم است؟ (راست به چپ)

۱. 12 و 3 ۲. 5 و 3 ۳. 3 و 5 ۴. 3 و 12

۱۸ - در کدام روش طراحی گذرگاه I/O و حافظه کنار هم ، دستورات جداگانه ای برای کار با هر کدام وجود دارد؟

۱. گذرگاه مجزا ۲. گذرگاه نیمه مشترک
۳. گذرگاه مشترک ۴. گذرگاه مجزا - مشترک



تعداد سوالات : تستی : ۲۵ تشریحی : ۵
زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰

عنوان درس : معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی / د درس : مهندسی کامپیوتر (نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر - نرم افزار، علوم کامپیوتر (چند

اطلاعات (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر - نرم افزار (چندبخشی)

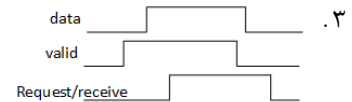
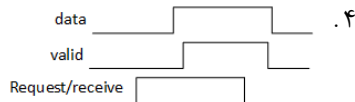
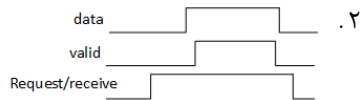
۱۱۱۵۱۴۳ - ، مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی

برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکترونیک) ۱۵۱۱۰۹۲

۱۹ - یک کامپیوتر از روش انتقال داده سریال ناهمگام با سرعت انتقال 10 کاراکتر در ثانیه، استفاده می کند، در ابتدای هر انتقال 2 بیت شروع 0 و در انتهای هر انتقال 2 بیت 1 ارسال می کند، نرخ انتقال داده در این کامپیوتر چقدر است؟

۱. 110bps ۲. 1100bps ۳. 120bps ۴. 1200bps

۲۰ - کدام شکل مربوط به انتقال داده ناهمگام با روش Handshaking (دست دهی) آغاز شونده با مقصد است؟



۲۱ - کدام گزینه در مورد دو روش DMA و IOP از روشهای انتقال داده با وسایل جانبی درست است؟

۱. IOP مستقل از CPU و کنتر CPU، توسط DMA آماده سازی می شود.
۲. کنتر DMA مستقل از CPU و IOP، توسط CPU آماده سازی می شود.
۳. IOP و کنتر DMA هر دو مستقل از CPU برای انتقال داده استفاده می شوند.
۴. IOP و کنتر DMA هر دو توسط CPU آماده سازی و برای انتقال داده استفاده می شوند.

۲۲ - در یک کامپیوتر برای تولید حافظه RAM 4096 بایتی از تراشه های RAM 128 بایتی و برای ایجاد ROM 4096 بایتی از تراشه های ROM 512 بایتی استفاده شده است. اندازه رمزگشا جهت دسترسی به آدرس کلمات برای هر کدام، چگونه است؟

۱. برای RAM دیکدر 6x64 و برای ROM دیکدر 5x32
۲. برای RAM دیکدر 3x8 و برای ROM دیکدر 5x32
۳. برای RAM دیکدر 5x32 و برای ROM دیکدر 3x8
۴. برای RAM دیکدر 6x64 و برای ROM دیکدر 3x8

۲۳ - نرخ برخورد در حافظه کش یک کامپیوتر 95٪ است، زمان دسترسی به حافظه کش 100ns و زمان دسترسی به حافظه اصلی 1000ns می باشد، میانگین زمان دسترسی CPU به داده ها در این کامپیوتر چقدر است؟

۱. 200ns ۲. 190ns ۳. 150ns ۴. 1100ns



تعداد سوالات : تستی : ۲۵ تشریحی : ۵
زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰

عنوان درس : معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی / درس : مهندسی کامپیوتر (نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر - نرم افزار، علوم کامپیوتر (چند

اطلاعات (چندبخشی) ، مهندسی فناوری اطلاعات، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر - نرم افزار (چندبخشی)

۱۱۱۵۱۴۳ - ، مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی

برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکترونیک) ۱۵۱۱۰۹۲

۲۴ - در صورتی که دسترسی به حافظه نهان از طریق نگاشت مستقیم باشد ، با توجه فرمت زیر برای کلمه حافظه کش ، ظرفیت حافظه کش چقدر است ؟ و آدرس (000A2B4F) در کدام بلوک قرار دارد؟

Tag	Block	Word
Tag 21	7	4

4k ، 48 .۴

128,52 .۳

1K ، 48 .۲

2K ، 52 .۱

۲۵ - یک حافظه نهان 2way - associative (تداغیگر دو مجموعه ای) و حافظه اصلی 128Kx32 در یک سیستم استفاده می شود، در صورتی که حافظه کش 1024 مدخل داشته باشد هر سطر حافظه کش چند بیتی است؟

32bit .۴

78bit .۳

24bit .۲

64bit .۱

سوالات تشریحی

۱.۴۰ نمره

۱ - فلوچارت سیکل وقفه را کشیده و توضیح دهید.

۱.۴۰ نمره

۲ - ریز برنامه کنترلی مربوط به دستور ADD را با اشاره به ریز دستورات و زیر روالهای مربوط به آن، بطور کامل توضیح دهید.

۱.۴۰ نمره

۳ - اختلاف عمده بین دستورالعمل انشعاب ، فراخوانی زیرروال و وقفه برنامه چیست؟

۱.۴۰ نمره

۴ - یک جمع کننده BCD سه رقمی را با روشهای تمام موازی و روش رقم سریال - بیت موازی طراحی کنید.

۱.۴۰ نمره

۵ - از روشهای اولویت بندی وقفه و ترتیب در سرویس دهی ، روش اولویت بندی موازی را برای 8 دستگاه I/O متقاضی وقفه طراحی و توضیح دهید.

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: یک ۱

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی/کد درس: مهندسی کامپیوتر (نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر (چندبخشی)، مهندسی فناوری (اطلاعات) (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر-نرم افزار (چندبخشی) مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی ، - ۱۱۱۵۱۴۳ برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکترونیک) ۱۵۱۱۰۹۲

سوالات تشریحی

نمره ۱.۴۰

۱- فصل ۵- صفحه ۱۵۵

نمره ۱.۴۰

۲- توضیح زیر روال Fetch، و تشخیص دستور ADD در قسمت MAP و انشعاب به زیر روال INDRCT، و توضیحات مورد نیاز مطلوب است (نیازی به نوشتن ریز دستورات نیست).
توضیح کامل در صفحات ۲۲۸ تا ۲۲۹ آمده است.

نمره ۱.۴۰

۳- (حل)

تفاوت دستورالعمل انشعاب با دستورالعمل فراخوانی زیررول تنها در مورد ذخیره کردن آدرس دستورالعمل بعد از دستورالعمل فراخوانی زیررول می باشد تا پس از اجرای زیررول و بازگشت از آن، اجرای دستورات از محل انشعاب دوباره از سر گرفته شود ولی در مورد دستورالعمل انشعاب نیازی به ذخیره کردن آدرس بازگشت نمی باشد.
تفاوت دستورالعمل فراخوانی زیررول و انشعاب با وقفه در موارد زیر می باشد:
الف) وقفه معمولاً از یک سیگنال داخلی یا خارجی ناشی می شود و نه از اجرای یک دستورالعمل (جز در مورد وقفه نرم افزاری)
ب) آدرس برنامه سرویس دهی به وقفه را سخت افزار تعیین می نماید نه میدان آدرس دستورالعمل.
ج) رویه وقفه معمولاً همه اطلاعات لازم برای مشخص کردن وضعیت CPU را ذخیره می کند و نه فقط شماره برنامه را.

نمره ۱.۴۰

۴- راه حل در صفحات ۳۶۹ تا ۳۷۰

نمره ۱.۴۰

۵- راه حل با تغییراتی در سایز انکدر با اولویت و همچنین بردار VAD دستگاه های I/O مطلوب است.

الف	1
ج	2
ب.ب	3
ج	4
ب.ب	5
د	6
د	7
ج	8
ج	9
ب.ب	10
ج	11
ب.ب	12
د	13
الف	14
ج	15
د	16
ب.ب	17
ب.ب	18
ج	19
د	20
الف	21
ج	22
ج	23
الف	24
ج	25