

تعداد سوالات: تستی: ۲۵ تشریحی: ۴

زمان آزمون: تستی: ۶۰ تشریحی: ۶۰ دقیقه

آزمون نمره منفی دارد ○ ندارد ⊗

نام درس: مبانی الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی فناوری اطلاعات

۱۵۱۱۰۰۵

کد سری سؤال: یک (۱)

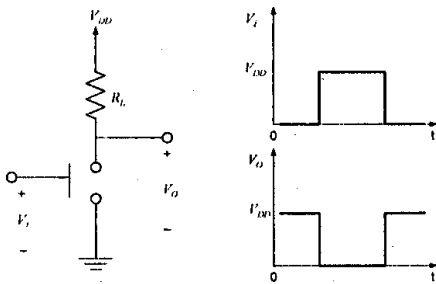
استفاده از ماشین حساب ساده مجاز است.

امام علی (ع): برتری مردم به یکدیگر، به دانش‌ها و خردهاست؛ نه به ثروت‌ها و تبارها.

۱. کدام گزینه غلط است؟

- الف. توان تلف شده در مدار منطقی دارای مؤلفه‌های ایستا و پویا می‌باشد.
ب. توان استاتیک، توانی است که وقتی مدار تغییر حالت می‌دهد (خروجی عوض می‌شود)، در مدار تلف می‌شود.
ج. در معکوس کننده‌ی ایده‌آل شکل زیر وقتی خروجی در حالت بالا قرار دارد توان ایستا صفر است.

د. در معکوس کننده‌ی ایده‌آل شکل زیر وقتی خروجی در حالت پایین قرار دارد توان استاتیک برابر با $\frac{V_{DD}^2}{R_L}$



۲. کدام گزینه غلط است؟

- الف. در عناصری مانند ترانزیستورهای دوقطبی که به صورت پویا عمل می‌کنند وجود تأخیر اجتناب ناپذیر است.
ب. زمان نزول عبارتست از، مدت زمان لازم برای رسیدن ورودی از ۹۰٪ به ۱۰٪ مقدار نهایی.
ج. اگر سطح ولتاژ بالا برای منطق صفر و سطح ولتاژ پایین برای منطق یک استفاده شود، مدار در منطق منفی کار می‌کند.
د. مدار مجتمع با مقیاس کوچک شامل ده تا صد گیت می‌باشد.

۳. کدام گزینه صحیح است؟

- الف. با کاهش جریان منبع، تلفات توان کاهش می‌یابد.
ب. برای مقایسه‌ی خانواده‌های منطقی از حاصلجمع تأخیر و توان ($DP = t_p + t_D$) استفاده می‌شود.
ج. در هر خانواده دیجیتال ساده‌ترین عنصر گیت، OR است و مشخصات آن خانواده با این گیت بررسی می‌شود.
د. عملیات منطقی اصلی عبارتست از AND و OR و NOT و NAND

نام درس: مبانی الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی فناوری اطلاعات

۱۵۱۱۰۰۵

کد سری سؤال: یک (۱)

استفاده از ماشین حساب ساده

مجاز است.

تعداد سؤالات: تستی: ۲۵ تشریحی: ۴

زمان آزمون: تستی: ۶۰ تشریحی: ۶۰ دقیقه

آزمون نمره منفی دارد ○ ندارد ⊗

۴- کدام گزینه بیانگر ظرفیت خروجی گیتی با مشخصات زیر است؟

$$I_{OUT}(LOW) = 54.3ma, I_{OUT}(High) = 7.4ma, I_{IN}(LOW) = 2.43ma, I_{IN}(High) = 98.9\mu A$$

الف. ۱۶

ب. ۲۲

ج. ۲۸

د. ۳۰

۵. کدام گزینه غلط است؟

الف. تأخیرانتشار با رابطه ی $t_p = 2(tp_{HL} + tp_{LH})$ بدست می آید.

ب. مدت زمان لازم برای رسیدن ورودی از ۱۰٪ به ۹۰٪ مقدار نهایی را زمان صعود گویند.

ج. مدت زمان لازم برای رسیدن خروجی از ۱۰٪ به ۹۰٪ مقدار نهایی را t_{TLH} گویند.

د. مدت زمان لازم برای رسیدن خروجی از ۹۰٪ به ۱۰٪ مقدار نهایی را t_{THL} گویند.

۶. برای گیت AND با سطح منتقل شده در شکل زیر ولتاژ خروجی مینیمم و ماکزیمم کدام است؟

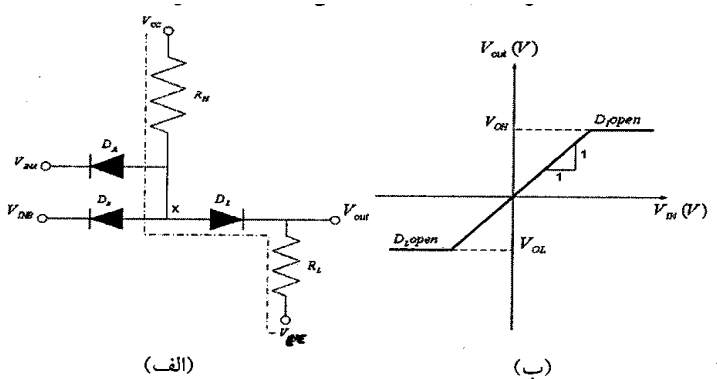
فرض کنید، $V_{CC}=4v$ و $V_{EE}=4v$ و $V_D(ON)=0.7v$ و $R_H=1k\Omega$ و $R_L=2k\Omega$

الف. $V_{OH} = -0.87(v)$ و $V_{OL} = 4(v)$

ب. $V_{OH} = 0.87(v)$ و $V_{OL} = -4(v)$

ج. $V_{OH} = -0.93(v)$ و $V_{OL} = 3(v)$

د. $V_{OH} = 0.93(v)$ و $V_{OL} = -3(v)$



۷. کدام گزینه صحیح است؟

الف. با اغلب فلزات و سیلیکون نوع P می توان دیود شاتکی ایجاد نمود.

ب. دیود شاتکی دیودی است که منطقه P در آن با فلز سیلیسایدپلاتینیم جایگزین شده تا فقط در یک جهت جریان برقرار شود.

ج. دیودهای محدود کننده در ورودی گیت ها باعث می شود که این ورودی ها از ۰.۷ ولت بیشتر نشوند.

د. در اتصال ولتاژ مثبت V_D به P جریان های مربوط به حامل های اکثریت در طول پیوند کاهش می یابد.

نام درس: مبانی الکترونیک دیجیتال

رشته تحصیلی و گد درس: مهندسی فناوری اطلاعات

۱۵۱۱۰۰۵

گد سری سؤال: یک (۱)

استفاده از ماشین حساب ساده

مجاز است.

تعداد سؤالات: تستی: ۲۵ تشریحی: ۴

زمان آزمون: تستی: ۶۰ تشریحی: ۶۰ دقیقه

آزمون نمره منفی دارد ○ ندارد ⊗

۸. کدام گزینه غلط است؟

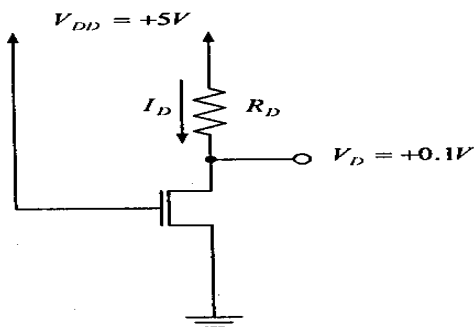
الف. ساختن مدارهای CMOS به نسبت مشکلتر از NMOS است.

ب. CMOS رایج ترین تکنولوژی بین تکنولوژی های مدار مجتمع MOSFET است.

ج. در MOSFET ها جریان تنها با یک نوع حامل (الکترون یا حفره) ایجاد می شود.

د. توابع منطقی و حافظه های دیجیتال را نمی توان منحصرأ با مدارهایی تحقق بخشید که صرفأ از MOSFET استفاده می کنند.

۹. مقاومت بین درین و سورس در نقطه کار مدار زیر کدام گزینه است؟

فرض کنید، $V_t=1V$ و $K_n=0.5 \text{ mA/V}^2$ الف. $r_{ds}=235\Omega$ ب. $r_{ds}=0$ ج. $r_{ds}=580\Omega$ د. $r_{ds}=14\Omega$ 

۱۰. برای ترانزیستور های MOSFET کدام گزینه غلط است؟

الف. برای کار در ناحیه تریودی کانال N باید $V_{DS} \leq V_{GS} - V_t$ ب. برای کار در ناحیه اشباع کانال P باید $V_{DS} \leq V_{GS} - V_t$ ج. برای وصل کردن ترانزیستور کانال N باید $V_{GS} > V_t$ د. برای کانال N: $V_{DS} < 0$

۱۱. کدام گزینه غلط است؟

الف. برای کاهش اثر بدنه در مدار NMOS، زیرلایه را به منفی ترین ولتاژ منبع تغذیه مدار متصل می کنند.

ب. افزایش دما باعث کاهش $|V_t|$ می شود.

ج. اثر کلی افزایش دما، افزایش جریان درین است.

د. عامل پدیده شکست بهمینی، افزایش ولتاژ درین است که پیوند PN بین ناحیه درین و زیرلایه دچار شکست شود.

نام درس: مبانى الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی فناوری اطلاعات

۱۵۱۱۰۰۵

کد سری سؤال: یک (۱)

استفاده از ماشین حساب ساده

مجاز است.

تعداد سؤالات: تستی: ۲۵ تشریحی: ۴

زمان آزمون: تستی: ۶۰ تشریحی: ۶۰ دقیقه

آزمون نمره منفی دارد ○ ندارد ⊗

۱۲. کدام گزینه جمله زیر را بطور صحیح تکمیل می کند؟

« در ترانزیستور دو قطبی عرض بیس غلظت امیتر و عرض کلکتور می باشد.»

الف. کوچک، کم، کوچک

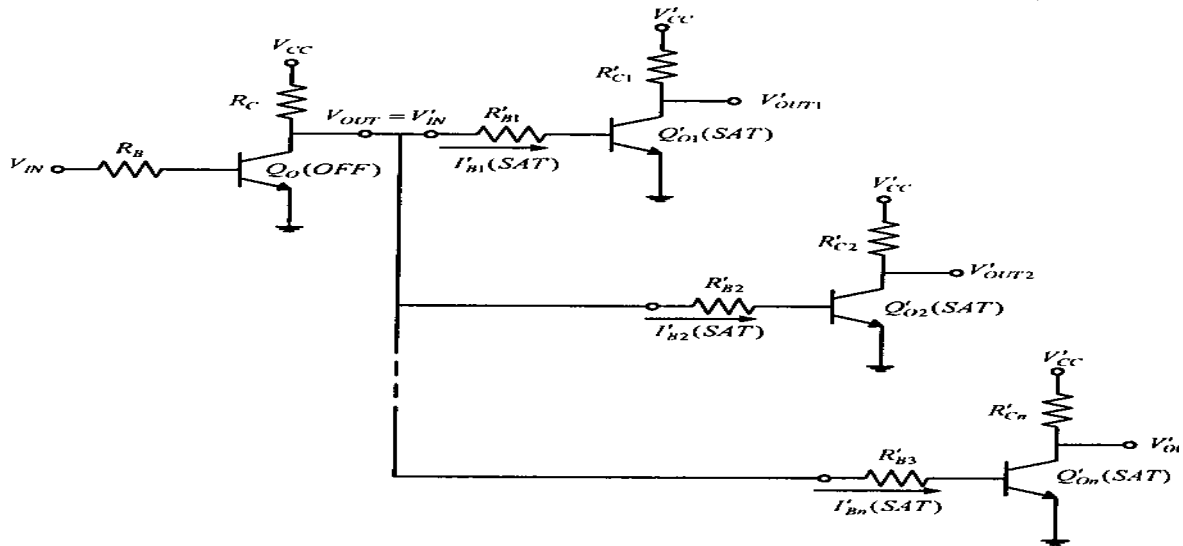
ب. کوچک، زیاد، بزرگ

ج. بزرگ، کم، بزرگ

د. بزرگ، زیاد، کوچک

۱۳. ماکزیم ظرفیت خروجی برای گیت RTL با $V_{CC}=5V$ و $R_B=10k$ و $R_C=1k$ و $V_{EE}=0.2V$ و $\beta_f=25$ و

$V_{BE(SAT)}=0.8V$ چقدر است؟



د. ۲۴۱۴

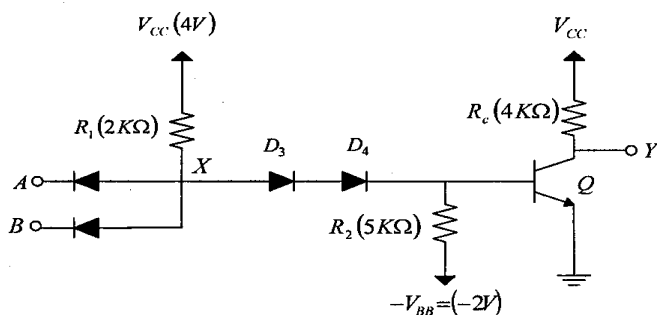
ج. ۱۸

ب. ۱۲

الف. ۱۰

۱۴. اگر در NAND دو ورودی نوع DTL (شکل زیر) هر دو ورودی در سطح بالا باشد، جریان بیس ترانزیستور Q کدام گزینه است؟

(افت ولتاژ بیس امیتر نیز دیود هنگام روشن بودن ۰.۷ ولت می باشد).



د. ۰.۹۶(mA)

ج. ۰.۴۱(mA)

ب. ۰.۸۲(mA)

الف. ۰.۵۴(mA)

نام درس: مبانی الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی فناوری اطلاعات

۱۵۱۱۰۰۵

کد سری سؤال: یک (۱)

استفاده از ماشین حساب ساده

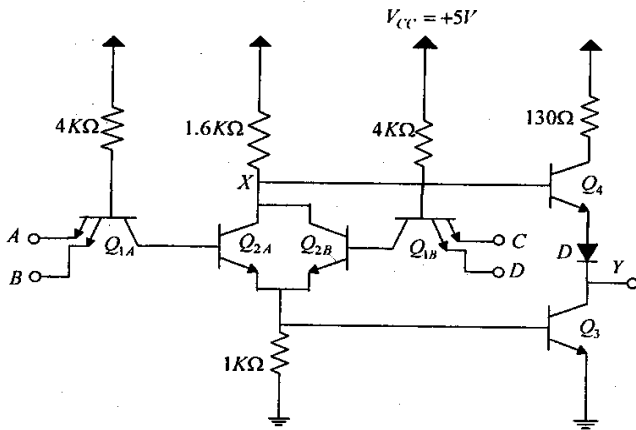
مجاز است.

تعداد سؤالات: تستی: ۲۵ تشریحی: ۴

زمان آزمون: تستی: ۶۰ تشریحی: ۶۰ دقیقه

آزمون نمره منفی دارد ○ ندارد ⊗

۱۵- گیت TTL شکل زیر کدام تابع را پیاده سازی می کند؟

د. $\overline{AC + BD}$ ج. $\overline{AC + BD}$ ب. $\overline{AB + CD}$ الف. $\overline{AB + CD}$

۱۶. کدام گزینه صحیح است؟

الف. دیود شاتکی باعث اشباع ترانزیستور BJT مربوطه می گردد.

ب. دیود شاتکی بخشی از جریان تحریک بیس BJT را از خود عبور می دهد.

ج. طراحی گیت ECL (منطق تزویج امیتری) چنان بهینه می شود که حاشیه های نویز بالا و پایین در آن اختلاف زیادی داشته باشند.

د. با اتصال خروجی گیت های ECL تابع AND مرکب بدست می آید.

۱۷. کدام گزینه غلط است؟

الف. برای افزایش سرعت TTL از اشباع ترانزیستورها جلوگیری می شود.

ب. در گیت TTL استاندارد، وقتی یکی از ورودی ها در حالت پایین قرار دارد، ترانزیستور چند امیتری در وجه فعال کار می کند.

ج. دیودهای شاتکی به صورت پیوندهای فلز به نیمرسانا ساخته شده اند که افت ولتاژ مستقیم کمی دارند.

د. طبقه خروجی یک توتم پل از یک ترانزیستور کلکتور مشترک تشکیل شده است.

تعداد سوالات: تستی: ۲۵ تشریحی: ۴
زمان آزمون: تستی: ۶۰ تشریحی: ۶۰ دقیقه
آزمون نمره منفی دارد ○ ندارد ⊗

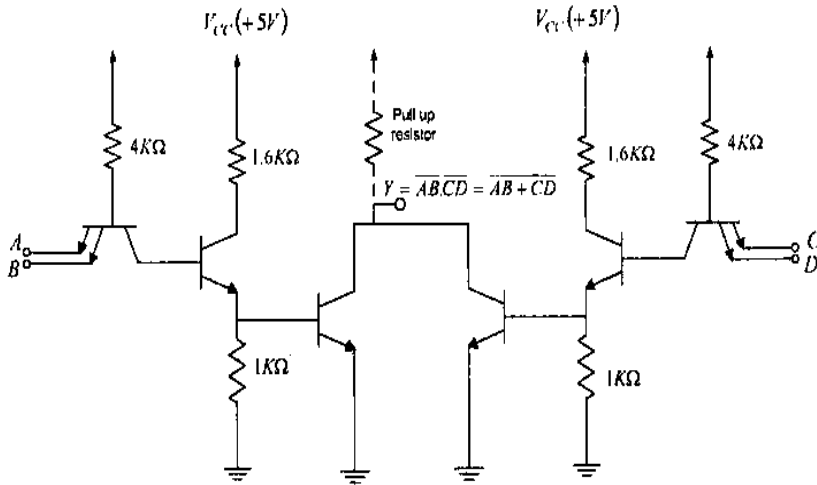
نام درس: مبانی الکترونیک دیجیتال
رشته تحصیلی و کد درس: مهندسی فناوری اطلاعات

۱۵۱۱۰۰۵

کد سری سؤال: یک (۱)

استفاده از ماشین حساب ساده مجاز است.

۱۸. مدار کلکتور باز زیر کدام گزینه را پیاده سازی می کند؟



د. $AB + CD$

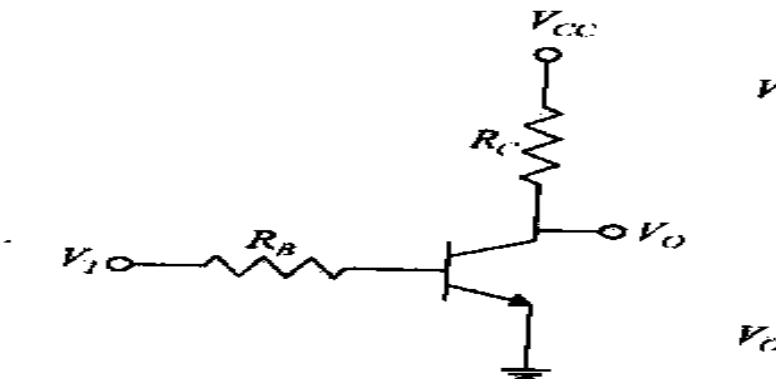
ج. $\overline{AB + CD}$

ب. $\overline{AB} + CD$

الف. $AB + \overline{CD}$

۱۹. با در نظر گرفتن ظرفیت خروجی، در یک گیت RTL پایه، متوسط توان مصرفی کدام گزینه است؟

$V_{CE(SAT)}=0.2V$ و $V_{BE(SAT)}=0.8V$ و $\beta_F=25$ و $R_C=1k$ و $V_{CC}=5V$ و $R_B=10k$



د. $19.63mW$

ج. $15.83mW$

ب. $16.72mW$

الف. $12.9mW$

نام درس: مبانی الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی فناوری اطلاعات

۱۵۱۱۰۰۵

کد سری سؤال: یک (۱)

استفاده از ماشین حساب ساده

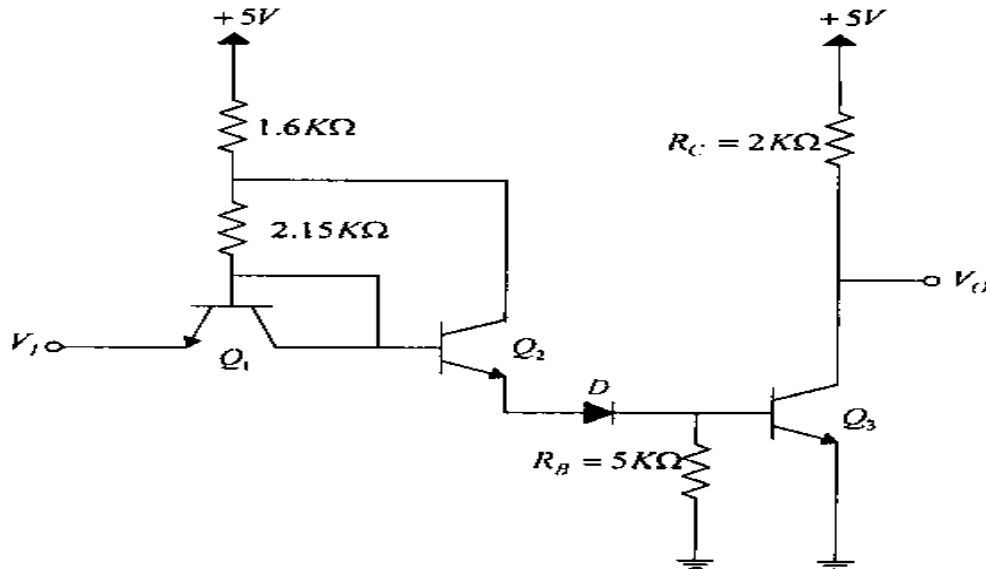
مجاز است.

تعداد سؤالات: تستی: ۲۵ تشریحی: ۴

زمان آزمون: تستی: ۶۰ تشریحی: ۶۰ دقیقه

آزمون نمره منفی دارد ○ ندارد ⊗

۲۰. برای مدار DTL شکل زیر فرض کنید: $\beta(Q_2)=\beta(Q_3)=50$ در حالت $V_I=0.2V$ جریان ورودی I_B کدام گزینه است؟



شکل مدار مجتمع (VLSI) برای گیت NAND از خانواده DTL که تنها یک ورودی آن نشان داده شده است.

الف. 2.2mA

ب. 1.1mA

ج. 4.5Ma

د. 3.3Ma

۲۱. مقادیر زیر برای TTL استاندارد را در نظر بگیرید. حاشیه های امنیت نویز (NM_H , NM_L) کدام گزینه است؟

$$V_{OH}=2.4V \text{ و } V_{OL}=0.4V \text{ و } V_{IH}=2V \text{ و } V_{IL}=0.8V$$

الف. $NM_H=1.6$, $NM_L=1.6$

ب. $NM_H=1.2$, $NM_L=2$

ج. $NM_H=0.4$, $NM_L=0.4$

د. $NM_H=2$, $NM_L=1.2$



نام درس: مبانی الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی فناوری اطلاعات

۱۵۱۱۰۰۵

کد سری سؤال: یک (۱)

استفاده از ماشین حساب ساده

مجاز است.

تعداد سؤالات: تستی: ۲۵ تشریحی: ۴

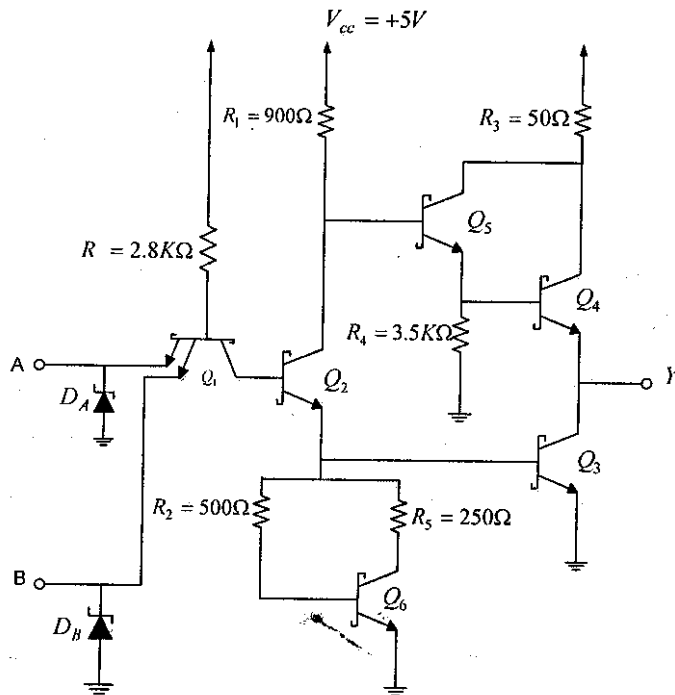
زمان آزمون: تستی: ۶۰ تشریحی: ۶۰ دقیقه

آزمون نمره منفی دارد ○ ندارد ⊗

۲۲. در مورد گیت NAND از نوع TTL شاتکی کدام گزینه غلط است؟

الف. Q_5 با Q_4 زوج دار لینکتون تشکیل می دهد که زمان لازم برای پر شدن خازن بار و رسیدن آن به تراز بالا کاهش می یابد.ب. ترانزیستور Q_4 هرگز اشباع نمی شود.ج. دیودهای D_A و D_B استفاده شده باعث اعمال شدن ولتاژهای منفی در ورودی می گردد.د. دو مقاومت R_5 و R_2 و ترانزیستور Q_6 در مقایسه با عمل بالابری فعالی که دنبالگر امیتر طبقه خروجی توتم پل انجام می

دهد، پایین بر فعال می نامند.



تعداد سوالات: تستی: ۲۵ تشریحی: ۴
زمان آزمون: تستی: ۶۰ تشریحی: ۶۰ دقیقه
آزمون نمره منفی دارد ○ ندارد ⊗

نام درس: مبانی الکترونیک دیجیتال
رشته تحصیلی و کد درس: مهندسی فناوری اطلاعات
۱۵۱۱۰۰۵
کد سری سؤال: یک (۱)

استفاده از ماشین حساب ساده مجاز است.

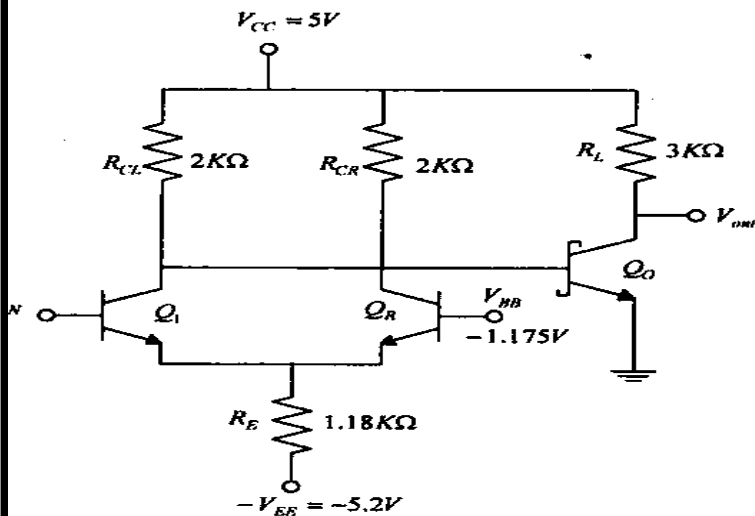
۲۳. کدام گزینه صحیح است؟

- الف. در بیشتر موارد خروجی یک خانواده منطقی را نمی توان بصورت مستقیم به ورودی خانواده منطقی دیگر متصل نمود.
ب. مدارهای واسط برای اتصال دو گیت مختلف از یک خانواده منطقی به یکدیگر استفاده می شود.
ج. بین خانواده های منطقی تراشه های دیجیتال از نوع $G_A A_s$ کمترین اتلاف توان را دارند.
د. بین خانواده های منطقی تراشه های دیجیتال از نوع CMOS کمترین تأخیر انتشاری را دارند.

۲۴. کدام گزینه بیانگر مدار واسط برای اتصال خروجی STTL به ورودی CMOS می باشد؟

- الف. مقاومت بالا بر
ب. مقاومت پایین بر
ج. مبدل MECL/STTL
د. مدار زوج دیفرانسیل که خروجی آن بافر شده است.

۲۵. کدام گزینه عملکرد مدار زیر را نشان می دهد؟



الف. مبدل DLT به CMOS

الف. مبدل MOS به STTL

ب. مبدل TTL به ECL

ج. مبدل ECL به TTL



نام درس: مبانی الکترونیک دیجیتال

رشته تحصیلی و گد درس: مهندسی فناوری اطلاعات

۱۵۱۱۰۰۵

گد سری سؤال: یک (۱)

استفاده از ماشین حساب ساده

مجاز است.

تعداد سؤالات: تستی: ۲۵ تشریحی: ۴

زمان آزمون: تستی: ۶۰ تشریحی: ۶۰ دقیقه

آزمون نمره منفی دارد ○ ندارد ⊗

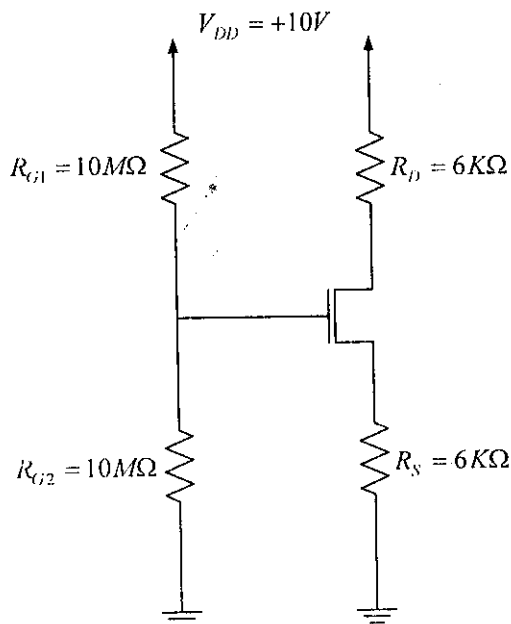
«سؤالات تشریحی»

۱. مقادیر جریان دیود پیوند PN را در حالت بایاس مستقیم با استفاده از رابطه شاکی برای ولتاژهای

$$V_D = 0.1, 0.2, 0.5, 0.7, 0.8, 1.0, 2.3$$

ولت، بدست آورید. فرض کنید که $I_S = 10^{-14}$ باشد. (۵/۱ نمره)۲. ترانزیستور زیر در چه ناحیه ای کار می کند؟ فرض کنید $V_t = 1V$ ، $K_n = 0.5 \frac{mA}{V^2}$ باشد و از اثر مدوله سازی طول

کانال صرف نظر کنید. (۵/۱ نمره)



نام درس: مبانی الکترونیک دیجیتال

رشته تحصیلی و کد درس: مهندسی فناوری اطلاعات

۱۵۱۱۰۰۵

کد سری سؤال: یک (۱)

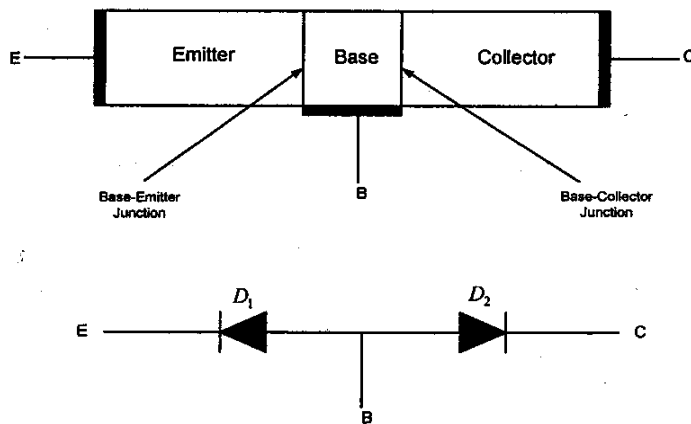
استفاده از ماشین حساب ساده مجاز است.

تعداد سؤالات: تستی: ۲۵ تشریحی: ۴

زمان آزمون: تستی: ۶۰ تشریحی: ۶۰ دقیقه

آزمون نمره منفی دارد ○ ندارد ⊗

۳. چگونگی عملکرد (ساختار) ترانزیستور npn را توضیح داده و با توجه به نوع بایاس، مستقیم یا معکوس بودن دیودهای D_1 و D_2 را در شکل زیر برای چهار وضعیت ترانزیستور (۱- قطع، ۲- فعال مستقیم یا فعال، ۳- فعال معکوس، ۴- اشباع) بنویسید. (۱/۵ نمره)



ساختار ساده شده یک ترانزیستور npn

۴. مدار شکل زیر، به چه منظور استفاده می‌شود؟ (فقط ذکر نام) همچنین با فرض $V_{IN} = V_{OL} = 0.4V$ ، مقادیر

V_{out} ، V_{B1} را محاسبه نمایید. (۱/۵ نمره)

